

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-288909

(43)Date of publication of application : 28.09.2001

(51)Int.Cl.

H02M 3/28

H02M 3/335

(21)Application number : 2000-081038

(71)Applicant : DENSEI LAMBDA KK

(22)Date of filing : 22.03.2000

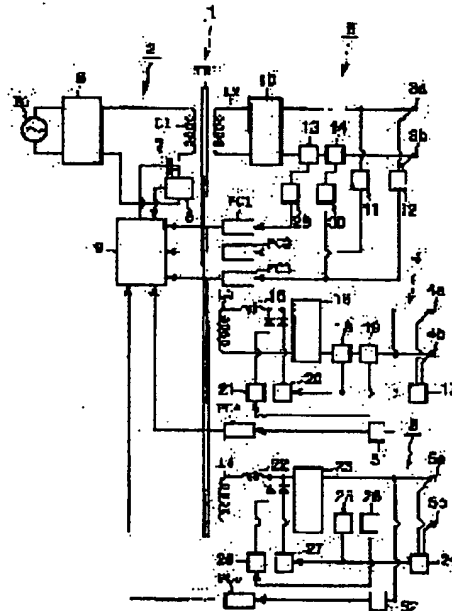
(72)Inventor : NAGASAWA YASUO

## (54) MULTIPLE-OUTPUT POWER SUPPLY

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a multiple-output power supply capable of limiting the output power of an output circuit to a given value reliably.

**SOLUTION:** In a multiple-output power supply 1, a pulse voltage is impressed to the primary coil L1 of a transformer TR1. Output circuits 3 to 5 are each connected to its secondary coils L2 to L4 so that independent DC voltages are obtainable from each of the output circuits 3. On the output circuit 3, two systems of current detectors 13, 14 that detect its output current are provided. A detection signal from the current detector 13 is inputted into an overcurrent protection circuit 29 and its output signal is fed back to a PWM control circuit 9 via a photocoupler PC1. A detection signal from the current detector 14 is inputted into an overcurrent protection circuit 30 and its output signal is fed back to the PWM control circuit 9 via another photocoupler PC2. The PWM control circuit 9 performs the control of limiting the output power to a given value based on either one of the detection signals.



\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] In the multi-output power unit which has the output circuit of two or more channels which output power The 1st load limitation means which equips at least one of the output circuits of two or more of said channels with the 1st detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to a predetermined value, The multi-output power unit characterized by having the 2nd load limitation means which equips the same output circuit as the output circuit in which said 1st detecting element is prepared with the 2nd detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to a predetermined value.

[Claim 2] In the multi-output power unit which has the output circuit of two or more channels which output power The 1st load limitation means which equips at least one of the output circuits of two or more of said channels with the 1st detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to the 1st value, The multi-output power unit characterized by having the 2nd load limitation means which equips the same output circuit as the output circuit in which said 1st detecting element is prepared with the 2nd detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to said 1st value and the 2nd different value.

[Claim 3] In the multi-output power unit which obtains the direct current power which has the transformer equipped with a primary side coil and two or more secondary coils, connected the output circuit possessing a rectification means to said each secondary side coil, respectively, and became independent from said each output circuit, respectively The 1st load limitation means which equips at least one of the output circuits of two or more of said channels with the 1st detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to the 1st value, The multi-output power unit characterized by having the 2nd load limitation means which equips the same output circuit as the output circuit in which said 1st detecting element is prepared with the 2nd detecting element which detects the output current of this output circuit, and restricts the output power of this output circuit to said 1st value and the 2nd different value.

[Claim 4] It is the multi-output power unit according to claim 3 with which said 1st load limitation means restricts output power by the secondary of said transformer, and said 2nd load limitation means restricts output power by the primary said transformer side or the secondary.

[Claim 5] Said 2nd value is a multi-output power unit according to claim 2 to 4 set up more greatly than said 1st value.

[Claim 6] It is the multi-output power unit according to claim 2 to 5 set to 106 - 600% of the maximum output power which can take out said 2nd value regularly by setting said 1st value to 101 - 500% of the maximum output power which can be taken out regularly.

[Claim 7] It is the multi-output power unit according to claim 1 to 6 which it is for said 1st load limitation means to be for protecting the multi-output power unit itself [ concerned ], and for said 2nd load limitation means protect the device connected to an output circuit.

[Claim 8] The multi-output power unit according to claim 1 to 7 with which said 1st load limitation means operates preferentially among said 1st load limitation means and said 2nd load limitation means.

[Claim 9] Said 1st load limitation means and said 2nd load limitation means are a multi-output power unit according to claim 1 to 8 which has at least one chosen from the group which consists of an overcurrent protection network, the overvoltage protection circuit which has the function of an overcurrent protection, an overheating protection network, a thermistor, posistor, a fuse, 3 terminal regulator, a circuit protector, a relay, fuse resistance, and thermal fuse resistance, respectively.

[Claim 10] A pulse voltage is impressed to said primary side coil of the transformer which has a primary side coil and two or more secondary coils. And it sets to the multi-output power unit which obtains the direct current power which connected the output circuit possessing a rectification means to said each secondary side coil, respectively, and became independent from said each output circuit, respectively. While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The 1st output-control means which outputs a control signal to said pulse width control means that the 1st detecting element which detects the output current of this output circuit should be provided, and the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said pulse width control means that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

[Claim 11] A pulse voltage is impressed to said primary side coil of the transformer which has a primary side coil and two or more secondary coils. And it sets to the multi-output power unit which obtains the direct current power which connected the output circuit possessing a rectification means to said each secondary side coil, respectively, and became independent from said each output circuit, respectively. While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The magamp connected to said secondary coil and the 1st detecting element which detects the output current of this output circuit are provided. The 1st output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

[Claim 12] A pulse voltage is impressed to said primary side coil of the transformer which has a primary side coil and two or more secondary coils. And it sets to the multi-output power unit which obtains the direct current power which connected the output circuit possessing a rectification means to said each secondary side coil, respectively, and became independent from said each output circuit, respectively. While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The magamp connected to said secondary coil and the 1st detecting element which detects the output current of this output circuit are provided. The 1st output-control means which outputs a control signal to said pulse width control means that the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

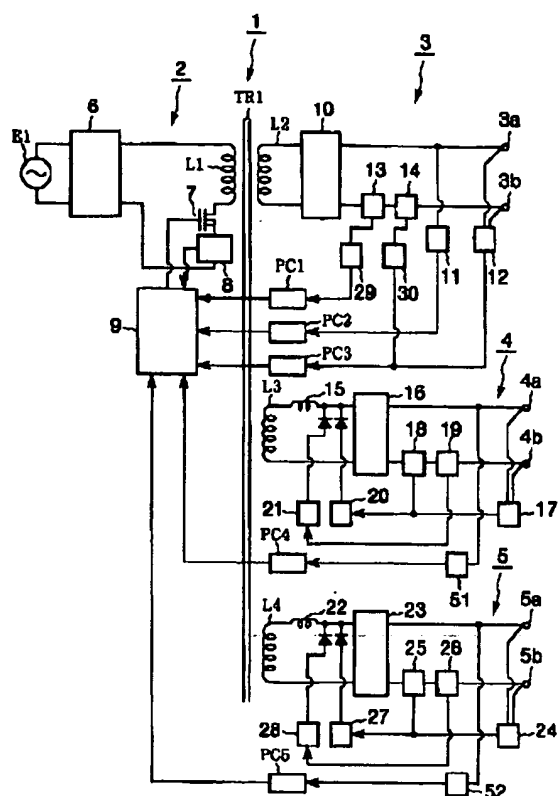
[Claim 13] A pulse voltage is impressed to said primary side coil of the transformer which has a primary side coil and two or more secondary coils. And it sets to the multi-output power unit which obtains the direct current power which connected the output circuit possessing a rectification means to said each secondary side coil, respectively, and became independent from said each output circuit, respectively. While giving a pulse signal to a switching means to impress direct current voltage to said primary side

coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The magamp connected to said secondary coil and the 1st detecting element which detects the output current of this output circuit are provided. The 1st output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said pulse width control means that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

---

[Translation done.]

Drawing selection [Representative drawing ▾]



[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a multi-output power unit.

[0002]

[Description of the Prior Art] For example, in a plant facility, various kinds of electrical and electric equipment, such as a program controller, and a sequencer, a sensor circuit, and electronic equipment are carried, and in order that these electrical and electric equipment and electronic equipment may operate an integrated circuit, the stable direct current voltage (for example, about 5-10 volts) is needed. As a power unit for obtaining the stable direct current voltage, power units, such as a switching method and a dropper method, are known. By using these regulated-power-supply equipments, the direct current voltage by which transformed source-power-supply electrical potential differences, such as 100 volts of alternating currents and 200 etc. volts, rectified, graduated, and the request was stabilized can be obtained.

[0003] Moreover, since it becomes disadvantageous on [, such as large-scale-izing of equipment, and a cost rise, ] an equipment configuration to install a stabilization power unit according to an individual to each device in many cases when much electrical and electric equipment which needs DC power supply, and electronic equipment need to be installed, in these days, the multi-output power unit which can obtain two or more output voltage is proposed to one input voltage, and practical use is presented.

[0004] Drawing 4 is the circuit diagram showing the configuration of the multi-output power unit (the case of three outputs is shown by a diagram) in the former.

[0005] As shown in this drawing, the multi-output power unit 101 consists of transformers TR101 which it interposes between an input circuit 102, the output circuits 103-105 of three channels, and an input circuit 102 and output circuits 103-105. And the direct-current-voltage output which became independent, respectively can be obtained from each output circuits 103-105 of three channels by transforming the alternating voltage supplied from AC power supply E101 connected to the input circuit 102, rectifying, and graduating.

[0006] An input circuit 102 rectifies the alternating voltage supplied from AC power supply E101, the rectification (it changes into direct current voltage) smoothing circuit 106 to graduate, MOS-FET107 for switching, the overcurrent detector 108, and the PWM control circuit 109 are provided, and the series connection circuit of \*\* is connected with the primary side coil L101 of a transformer TR101, MOS-FET107, and the overcurrent detector 108 at the output terminal of the rectification smoothing circuit 106. Moreover, the gate of MOS-FET107 is connected to the PWM control circuit 109, and ON of MOS-FET107 and OFF are switched synchronizing with the pulse signal outputted from this PWM circuit 109.

[0007] The output signal of the overcurrent detector 108 is supplied to the PWM control circuit 109, and the duty ratio of the pulse signal supplied to MOS-FET107 is controlled so that the current which flows in the primary side coil L101 does not become beyond a predetermined value.

[0008] The rectification smoothing circuit 110 which an output circuit 103 rectifies the alternating

voltage generated to the both ends of the secondary coil L102 of a transformer TR101, and is graduated, The overvoltage detector 111 which detects this when an overvoltage occurs between output terminal 103a and 103b, When the current supplied to the load (illustration abbreviation) connected with the output voltage detector 112 which detects the electrical-potential-difference value outputted from output terminals 103a and 103b at output terminals 103a and 103b turns into an overcurrent, the overcurrent detector 121 which detects this is provided.

[0009] And the overvoltage detecting signal detected with the overvoltage detector 111, the overcurrent detecting signal detected with the overcurrent detector 121, and the output voltage signal detected with the output voltage detector 112 are supplied to the PWM circuit 109 through photo couplers PC101 and PC102.

[0010] Moreover, the output circuit 104 possesses the magamp 113 connected to the secondary coil L103 of a transformer TR101, the rectification smoothing circuit 114, the output voltage detector 115 which detects the electrical-potential-difference value generated between output terminal 104a and 104b, the overcurrent detector 122, and the control circuit 124 which controls the saturation of a magamp 113, and being un-saturated. Similarly, the output circuit 105 possesses the magamp 116 connected to the secondary coil L104 of a transformer TR101, the rectification smoothing circuit 117, the output voltage detector 118 which detects the electrical-potential-difference value generated between output terminal 105a and 105b, the overcurrent detector 123, and the control circuit 125.

[0011] And in the multi-output power unit 101 constituted as mentioned above, with the pulse voltage outputted from the PWM control circuit 109, since off actuation is carried out and MOS-FET107 is impressed to the primary side coil L101 of a transformer TR101 to predetermined timing in [ ON and the direct current voltage outputted from the rectification smoothing circuit 106 by this ] pulse, in the secondary coils L102-L104, the alternating voltage according to the winding ratio of a coil occurs, respectively. And after this alternating voltage is rectified and graduated by the rectification smoothing circuit 110,114,117, it is outputted to each output terminal. In this way, direct current voltage can be separately taken out from the output circuits 103-105 of two or more channels (this example three channels), respectively.

[0012] Moreover, since generating of this overvoltage or an overcurrent is detected by the overvoltage detector 111 or the overcurrent detector 121 and this detecting signal is supplied to the PWM control circuit 109 through photo couplers PC101 and PC102 when an overvoltage occurs in an output circuit 103, or when an overcurrent occurs, processing which reduces the duty ratio of the pulse signal outputted to MOS-FET107 is performed in the PWM control circuit 109 so that this overvoltage and an overcurrent may be controlled.

[0013] Furthermore, since this fluctuation is detected by the output voltage detector 112 and this detecting signal is supplied to the PWM control circuit 109 through a photo coupler PC 102 when the electrical-potential-difference value generated to the both ends of output terminals 103a and 103b is changed, the duty ratio of the pulse signal to output is adjusted suitably, and it controls by this PWM control circuit 109 so that output voltage turns into a desired electrical potential difference.

[0014] On the other hand, this fluctuation is detected by the output voltage detector 115,118, and when output voltage is changed, a control circuit 124,125 is controlled by the output circuit 104,105 so that it adjusts the saturation of a magamp 113,116, and being un-saturated in response to this detecting signal and output voltage turns into a desired electrical potential difference. Moreover, when an overcurrent occurs in an output circuit 104,105, generating of an overcurrent is detected by the overcurrent detectors 122 and 123, and magamps 113 and 116 are controlled to hold down a current value in response to this detecting signal.

[0015] In this way, overheating of the load (device) connected to the output circuits 103-105 concerned or this and burning are prevented by being controlled so that the output voltage of each output circuits 103-105 turns into a desired electrical potential difference, and holding down a current value at the time of overcurrent generating.

[0016] However, it sets to the conventional multi-output power unit 101 constituted as mentioned above. When a load side connects too hastily (short) and an overcurrent occurs in output circuits 103-105

According to the trouble of the components of what can detect this with the overcurrent detectors 121-123 which constitute these overcurrent detectors 121-123 being damaged When detection of a normal overcurrent cannot be performed, the circuit pattern of output circuits 103-105 may be damaged by fire, or a component part may be damaged. Furthermore, the trouble of also damaging the component part by the side of a load, and damaging by fire occurs.

[0017] Especially, in the case of the multi-output power unit 101, if short circuit accident occurs among the output circuits 103-105 of three channels in the output circuit of one channel, all the power by the side of an input circuit 102 may concentrate on the output circuit of this channel, and damage will become excessive.

[0018] then, even if a fuse, a circuit protector, etc. for overcurrent protections should be prepared in the load side circuit (device) connect to the multi-output power unit 101 in the former in order to avoid such a trouble, or an overcurrent should occur, in order to suppress damage to the minimum, the measures of use the thing of the fire-resistant high quality of the material and the quality of the material without the risk of ignition and \*\*\*\* be taken as components use for a load side circuit.

[0019]

[Problem(s) to be Solved by the Invention] In the multi-output power unit [in / as described above / the former] 101 Each output circuits 103-105 connected to the secondary of a transformer TR101 When the overcurrent detectors 121-123 are provided, respectively and an overcurrent occurs Although the function to protect a circuit by suppressing this current was provided, when this protection feature did not operate normally, there was a fault of a circuit pattern being damaged by fire, or having damaged the circuit by the side of the load connected to this output circuit, and damaging by fire.

[0020] The place which it is made in order that this invention may solve such a conventional technical problem, and is made into the purpose is to offer the multi-output power unit which can restrict the output power of an output circuit to a predetermined value more certainly.

[0021]

[Means for Solving the Problem] Such a purpose is attained by this invention of following the (1) - (13).

[0022] (1) In the multi-output power unit which has the output circuit of two or more channels which output power The 1st load limitation means which equips at least one of the output circuits of two or more of said channels with the 1st detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to a predetermined value, The multi-output power unit characterized by having the 2nd load limitation means which equips the same output circuit as the output circuit in which said 1st detecting element is prepared with the 2nd detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to a predetermined value.

[0023] (2) In the multi-output power unit which has the output circuit of two or more channels which output power The 1st load limitation means which equips at least one of the output circuits of two or more of said channels with the 1st detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to the 1st value, The multi-output power unit characterized by having the 2nd load limitation means which equips the same output circuit as the output circuit in which said 1st detecting element is prepared with the 2nd detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to said 1st value and the 2nd different value.

[0024] (3) It has the transformer equipped with a primary side coil and two or more secondary coils. In the multi-output power unit which obtains the direct current power which connected the output circuit possessing a rectification means to said each secondary side coil, respectively, and became independent from said each output circuit, respectively The 1st load limitation means which equips at least one of the output circuits of two or more of said channels with the 1st detecting element which detects the output current of this output circuit, and restricts the output power of the output circuit concerned to the 1st value, The multi-output power unit characterized by having the 2nd load limitation means which equips the same output circuit as the output circuit in which said 1st detecting element is prepared with the 2nd



detecting element which detects the output current of this output circuit, and restricts the output power of this output circuit to said 1st value and the 2nd different value.

[0025] (4) It is a multi-output power unit given in the above (3) to which said 1st load limitation means restricts output power by the secondary of said transformer, and said 2nd load limitation means restricts output power by the primary said transformer side or the secondary.

[0026] (5) Said 2nd value is a multi-output power unit the above (2) set up more greatly than said 1st value thru/or given in either of (4).

[0027] (6) It is a multi-output power unit the above (2) set to 106 - 600% of the maximum output power which can take out said 2nd value regularly by setting said 1st value to 101 - 500% of the maximum output power which can be taken out regularly thru/or given in either of (5).

[0028] (7) It is a multi-output power unit the above (1) which it is for said 1st load limitation means to be for protecting the multi-output power unit itself [ concerned ], and for said 2nd load limitation means protect the device connected to an output circuit thru/or given in either of (6).

[0029] (8) The above (1) to which said 1st load limitation means operates preferentially among said 1st load limitation means and said 2nd load limitation means thru/or a multi-output power unit given in either of (7).

[0030] (9) Said 1st load limitation means and said 2nd load limitation means are a multi-output power unit the above (1) which has at least one chosen from the group which consists of an overcurrent protection network, the overvoltage protection circuit which has the function of an overcurrent protection, an overheating protection network, a thermistor, posistor, a fuse, 3 terminal regulator, a circuit protector, a relay, fuse resistance, and thermal fuse resistance, respectively thru/or given in either of (8).

[0031] (10) The transformer which has a primary side coil and two or more secondary coils, In the multi-output power unit which obtains the direct current power which connected to said each secondary side coil the output circuit which impressed the pulse voltage to said primary side coil, and possesses a rectification means, respectively, and became independent from said each output circuit, respectively While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The 1st output-control means which outputs a control signal to said pulse width control means that the 1st detecting element which detects the output current of this output circuit should be provided, and the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said pulse width control means that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

[0032] (11) The transformer which has a primary side coil and two or more secondary coils, In the multi-output power unit which obtains the direct current power which connected to said each secondary side coil the output circuit which impressed the pulse voltage to said primary side coil, and possesses a rectification means, respectively, and became independent from said each output circuit, respectively While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The magamp connected to said secondary coil and the 1st detecting element which detects the output current of this output circuit are provided. The 1st output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

[0033] (12) The transformer which has a primary side coil and two or more secondary coils, In the multi-output power unit which obtains the direct current power which connected to said each secondary side coil the output circuit which impressed the pulse voltage to said primary side coil, and possesses a

rectification means, respectively, and became independent from said each output circuit, respectively While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The magamp connected to said secondary coil and the 1st detecting element which detects the output current of this output circuit are provided. The 1st output-control means which outputs a control signal to said pulse width control means that the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

[0034] (13) The transformer which has a primary side coil and two or more secondary coils, In the multi-output power unit which obtains the direct current power which connected to said each secondary side coil the output circuit which impressed the pulse voltage to said primary side coil, and possesses a rectification means, respectively, and became independent from said each output circuit, respectively While giving a pulse signal to a switching means to impress direct current voltage to said primary side coil in pulse, and said switching means It has the pulse width control means which controls the duty ratio of this pulse signal. Among said each output circuit at least one The magamp connected to said secondary coil and the 1st detecting element which detects the output current of this output circuit are provided. The 1st output-control means which outputs a control signal to said magamp that the output power of this output circuit should be restricted to the 1st value, The multi-output power unit characterized by providing the 2nd detecting element which detects the output current of this output circuit, and having the 2nd output-control means which outputs a control signal to said pulse width control means that the output power of this output circuit should be restricted to the 2nd larger value than said 1st value.

[0035]

[Embodiment of the Invention] Hereafter, the multi-output power unit of this invention is explained to a detail based on the suitable operation gestalt shown in an accompanying drawing.

[0036] Drawing 1 is the circuit diagram showing the configuration of the multi-output power unit concerning the 1st operation gestalt of this invention.

[0037] The input circuit 2 where the multi-output power unit 1 is connected with a transformer TR1 and the primary side coil L1 of this transformer TR1 as shown in this drawing, Consist of output circuits 3-5 of three channels connected with three secondary coils L2-L4 of a transformer TR1, and transform the alternating voltage supplied from AC power supply E1 connected to the input circuit 2, rectify, and it graduates. It operates so that the direct current voltage (power) by which became independent, respectively and the request was stabilized from each output circuits 3-5 of three channels may be outputted.

[0038] The rectification smoothing circuit 6 which an input circuit 2 rectifies the alternating voltage supplied from AC power supply E1, graduates, and obtains direct current voltage (it changes into direct current voltage), MOS-FET7 for switching (switching means), and the overcurrent detector 8 which detects this when an overcurrent flows to this input circuit 2, The PWM control circuit (pulse width control means) 9 is provided, and the series connection circuit of the primary side coil L1 of a transformer TR1, MOS-FET7, and the overcurrent detector 8 is connected to the output terminal of the rectification smoothing circuit 6.

[0039] Moreover, the gate of MOS-FET7 is connected to the PWM control circuit 9, and ON of MOS-FET7 and OFF are switched synchronizing with the pulse signal outputted from this PWM control circuit 9.

[0040] The output of the overcurrent detector 8 is supplied to the PWM control circuit 9, and when an overcurrent is detected, it is controlled by this PWM control circuit 9 by reducing the duty ratio of the pulse signal to output so that the current which flows in the primary side coil L1 does not become beyond a predetermined value.

[0041] The rectification smoothing circuit 10 which an output circuit 3 rectifies the alternating voltage

generated to the both ends of the secondary coil L2 of a transformer TR1, and is graduated (rectification means), The overvoltage detector 11 which detects this when an overvoltage occurs between output terminal 3a of this output circuit 3, and 3b, The output voltage detector 12 which detects the electrical-potential-difference value outputted from output terminals 3a and 3b, The current detector (the 1st detecting element) 13 which detects this when the current which flows to this output circuit 3 turns into an overcurrent, and this current detector 13 and the current detector (the 2nd detecting element) 14 arranged in serial are provided.

[0042] The current detector 13 is connected to the overcurrent protection network 29, and the current detector 14 is connected to the overcurrent protection network 30.

[0043] And the output terminal of the overcurrent protection network 29 is connected to the PWM control circuit 9 through a photo coupler PC 1, the output terminal of the overvoltage detector 11 is connected to the PWM control circuit 9 through a photo coupler PC 2, and the output terminal of the output voltage detector 12 and the output terminal of the overcurrent protection network 30 are further connected to the PWM control circuit 9 through both the photo couplers PC 3.

[0044] As said overcurrent protection networks 29 and 30, the property of electrical-potential-difference change over current change is mentioned for the thing of the character property (typeface of "FU") of FU, the character property (typeface of "HE") of HE, the constant current drooping characteristic (constant current suspension form), and a shutdown property etc., for example.

[0045] The magamp 15 by which an output circuit 4 is connected to the secondary coil L3 of a transformer TR1, The rectification smoothing circuit 16 which rectifies and graduates the electrical potential difference generated in the secondary coil L3 (rectification means), Output terminal 4a of this output circuit 4, and the output voltage detector 17 which detects the electrical potential difference between 4b, The overvoltage detector 51 which detects this when an overvoltage occurs in an output circuit 4, and two current detectors 18 and 19 (the 1st detecting element 18, the 2nd detecting element 19) which detect this when the current which flows to this output circuit 4 turns into an overcurrent are provided.

[0046] Furthermore, this output circuit 4 possesses the control circuit 20 which controls the saturation of a magamp 15, and being un-saturated, and the control circuit 21 which controls the saturation of a magamp 15, and being un-saturated in response to the detecting signal of the current detector 19 in response to the detecting signal of the output voltage detector 17, and the detecting signal of the current detector 18. Moreover, the output terminal of the overvoltage detector 51 is connected to the PWM control circuit 9 through the photo coupler PC 4.

[0047] The magamp 22 connected to the secondary coil L4 of a transformer TR1 like [ output circuit / 5 ] the above mentioned output circuit 4, The rectification smoothing circuit 23 which rectifies and graduates the electrical potential difference generated in the secondary coil L4 (rectification means), Output terminal 5a of this output circuit 5, and the output voltage detector 24 which detects the electrical potential difference generated among 5b, When an overvoltage occurs in an output circuit 5, the overvoltage detector 52 which detects this, and two current detectors 25 and 26 (the 1st detecting element 25, the 2nd detecting element 26) which detect this when the current which flows to this output circuit 5 turns into an overcurrent are provided.

[0048] Furthermore, this output circuit 5 possesses the control circuit 27 which controls the saturation of a magamp 22, and being un-saturated, and the control circuit 27 which controls the saturation of a magamp 22, and being un-saturated in response to the detecting signal of the current detector 26 in response to the detecting signal of the output voltage detector 24, and the detecting signal of the current detector 25. Moreover, the output terminal of the overvoltage detector 52 is connected to the PWM control circuit 9 through the photo coupler PC 5.

[0049] Here, in an output circuit 3, the 1st load limitation means is constituted by the current detector 13, the overcurrent protection network 29, and the PWM control circuit 9, and the 2nd load limitation means is constituted by the current detector 14, the overcurrent protection network 30, and the PWM control circuit 9. Moreover, the 1st output-control means consists of a current detector 13 and an overcurrent protection network 29, and the 2nd output-control means consists of a current detector 14

and an overcurrent protection network 30.

[0050] In an output circuit 4, the 1st load limitation means is constituted by the current detector 18, a control circuit 20, and the magamp 15, and the 2nd load limitation means is constituted by the current detector 19, a control circuit 21, and the magamp 15. Moreover, the 1st output-control means consists of a current detector 18 and a control circuit 20, and the 2nd output-control means consists of a current detector 19 and a control circuit 21.

[0051] In an output circuit 5, the 1st load limitation means is constituted by the current detector 25, a control circuit 27, and the magamp 22, and the 2nd load limitation means is constituted by the current detector 26, a control circuit 28, and the magamp 22. Moreover, the 1st output-control means consists of a current detector 25 and a control circuit 27, and the 2nd output-control means consists of a current detector 26 and a control circuit 28.

[0052] Next, an operation (actuation) of the multi-output power unit 1 is explained. If alternating voltage, such as 100 volts and 200 etc. volts, is outputted, since this alternating voltage will be rectified and graduated from AC power supply E1 in the rectification smoothing circuit 6, direct current voltage is outputted from this rectification smoothing circuit 6. Here, if the pulse signal which the PWM control circuit 9 operates and serves as a desired duty ratio is outputted, since this pulse signal will be impressed to the gate of MOS-FET7 for switching, this MOS-FET7 synchronizes with this pulse signal, and turns on and carries out off actuation. By this, the direct current voltage outputted from the rectification smoothing circuit 6 will be impressed to the primary side coil L1 of a transformer TR1 in pulse. Therefore, the alternating voltage corresponding to the winding ratio of a coil will occur, and this alternating voltage is changed into direct current voltage by the rectification smoothing circuits 10, 16, and 23 established in each output circuits 3-5, and is supplied to the both ends of the each secondary side coils L2-L4 of a transformer TR1 at the output terminal of each output circuits 3-5.

[0053] The circuit by the side of this load can be operated to stability by the direct current voltage which became independent, respectively occurring between output terminal 3a and 3b by this between output terminal 4a and 4b and between output terminal 5a and 5b, and connecting the circuit by the side of a load (device) (illustration abbreviation) to each output terminal.

[0054] Moreover, when the electrical potential difference outputted from an output circuit 3 is changed (i.e., when it falls to the case where what is the output voltage of 5 volts goes up to 6 volts, or 4 volts), this voltage variation is detected by the output voltage detector 12, and this detecting signal is supplied to the PWM control circuit 9 through a photo coupler PC 3. And the duty ratio of the pulse signal to output is adjusted in response to this detecting signal, and it controls by the PWM control circuit 9 so that output voltage serves as a request value.

[0055] Moreover, since generating of an overvoltage is detected by the overvoltage detector 11 when the output voltage of an output circuit 3 turns into an overvoltage, this detecting signal is supplied to the PWM control circuit 9 through a photo coupler PC 2, reduces the duty ratio of an output pulse by control of this PWM control circuit 9, and reduces output voltage.

[0056] Moreover, generating of an overcurrent is detected by two current detectors 13 and 14, when the current which flows to this output circuit 3 when short circuit accident occurs increases and it becomes an overcurrent in the circuit by the side of the load connected to the output terminals 3a and 3b of an output circuit 3 (device). And in response to the detecting signal of the overcurrent by the current detector 13, the overcurrent protection network 29 outputs a control signal so that it may reduce the output current, and this control signal is supplied to the PWM control circuit 9 through a photo coupler PC 1. Similarly, in response to the detecting signal of the overcurrent by the current detector 14, the overcurrent protection network 30 outputs a control signal so that it may reduce the output current, and this control signal is supplied to the PWM control circuit 9 through a photo coupler PC 3.

[0057] The PWM control circuit 9 reduces the overcurrent generated in the output circuit 3 by reducing the duty ratio of an output pulse signal in response to either of this control signal. Thereby, they are two networks (with the network which consists of the current detector 13, an overcurrent protection network 29, and a photo coupler PC 1) temporarily [ even when an overcurrent (fault power) occurs in an output circuit 3 / can control this overcurrent and ]. Even if it is the case where one network breaks down

among the networks which consist of the current detector 14, an overcurrent protection network 30, and a photo coupler PC 3, and the usual detection and control cannot be performed. Since an overcurrent can be certainly prevented by actuation of the network of another side, generating of troubles, such as burning of the circuit by the side of the load connected to an output circuit 4 and this and breakage, can be prevented beforehand.

[0058] in this case, in the network which consists of the current detector 13, an overcurrent protection network 29, and a photo coupler PC 1, i.e., the 1st power-restrictions means. The output power of an output circuit 3 is restricted to the 1st value (restricting the output current to the current reduced property of the 1st value). The output power of an output circuit 3 is restricted to the 2nd value in the network which consists of the current detector 14, an overcurrent protection network 30, and a photo coupler PC 3, i.e., the power-restrictions means of the 2nd \*\*, (the output current is restricted to the current reduced property of the 2nd value).

[0059] On the other hand, in an output circuit 4, since output voltage is detected by the output voltage detector 17, when fluctuation occurs in the output voltage generated between terminal 4a and 4b, this fluctuation is detected by the output voltage detector 17, and this detecting signal is supplied to a control circuit 20. And by adjusting the saturation of a magamp 15, and being un-saturated, this control circuit 20 is controlled so that output voltage serves as a predetermined value.

[0060] Moreover, when troubles, such as for example, short circuit accident, occur in the circuit by the side of the load connected to the output terminals 4a and 4b of an output circuit 4 (device), an overcurrent will flow to an output circuit 4. Since this overcurrent is detected by two current detectors 18 and 19, among these the detecting signal of the current detector 18 is supplied to a control circuit 20 and the detecting signal of the current detector 19 is supplied to a control circuit 21, the output current (output voltage) of an output circuit 4 is reduced by controlling the saturation of a magamp 15, and being un-saturated by either of each control circuits 20 and 21. Thereby, the circuit by the side of the load connected to an output circuit 4 and this can be protected.

[0061] In this case, the output power of an output circuit 4 is restricted to the 1st value in the network which consists of a current detector 18 and a control circuit 20, i.e., the 1st power-restrictions means, (restricting the output current to the current reduced property of the 1st value), and the output power of an output circuit 4 is restricted to the 2nd value in the network which consists of a current detector 19 and a control circuit 21, i.e., the power-restrictions means of the 2nd \*\*, (the output current is restricted to the current reduced property of the 2nd value).

[0062] Moreover, since generating of this overcurrent is detected by the current detectors 25 and 26 and the saturation of a magamp 22 and being un-saturated are controlled by either of the control circuits 27 and 28 like the output circuit 4 mentioned above also about an output circuit 5 when an overcurrent occurs, the output current of an output circuit 5 can be reduced and the circuit by the side of the load connected to an output circuit 5 and this (device) can be protected.

[0063] In this case, the output power of an output circuit 4 is restricted to the 1st value in the network which consists of a current detector 18 and a control circuit 20, i.e., the 1st power-restrictions means, (restricting the output current to the current reduced property of the 1st value), and the output power of an output circuit 4 is restricted to the 2nd value in the network which consists of a current detector 19 and a control circuit 21, i.e., the power-restrictions means of the 2nd \*\*, (the output current is restricted to the current reduced property of the 2nd value).

[0064] Thus, according to the multi-output power unit 1 concerning this operation gestalt, since the output circuits 3-5 of each channel possess two load limitation means (the 1st load limitation means and 2nd load limitation means), respectively. When an overcurrent occurs in output circuits 3-5, this can be prevented certainly, and if the load limitation means of another side is operating normally even when the trouble where the load limitation means which is one side even if breaks down occurs, an overcurrent can be prevented certainly. thereby, dependability and safety are markedly alike and improve.

[0065] In addition, with the 1st above-mentioned operation gestalt, it sets to an output circuit 3. When an overcurrent occurs in this output circuit 3, it considers as the configuration which is made to feed back to the PWM control circuit 9 in which the control signal outputted from the overcurrent protection

networks 29 and 30 was formed in the input circuit 2, and reduces the output current. In output circuits 4 and 5, although it is considered as the configuration which is made to feed back an overcurrent detecting signal to magamps 15 and 22, and controls an overcurrent when an overcurrent occurred in these output circuits 4 and 5, it is one output circuit and is good also as a configuration which combined these.

[0066] That is, a magamp 15 can be controlled, for example using the detecting signal of the current detector 18 of one network of an output circuit 4, and it can also consider as a configuration which makes the detecting signal of the current detector 19 of the network of another side feed back to the PWM control circuit 9, and reduces the output current. Moreover, it is also possible to consider as the configuration which is made to feed back the detecting signal of the current detector 18 of one network of an output circuit to the PWM control circuit 9, is made to reduce the output current contrary to this, and controls a magamp 15 using the detecting signal of the current detector 19 of the network of another side.

[0067] Moreover, it is also possible to set the current value at the time of detecting the overcurrent in two current detectors (overcurrent detection value) as a different value.

[0068] For example, if the case of an output circuit 4 is explained typically, the overcurrent detection value by the current detector 18 can be set as the current reduced property of the 1st value, and the overcurrent detection value by the current detector 19 can also be made into the current reduced property of the 2nd larger value than the 1st value.

[0069] The 1st load limitation means equipped with such a configuration, then the current detector 18 and a control circuit 20 operates preferentially. That is, the current detector 18 side of the direction made into the current reduced property of the 1st value serves as a load limitation means of Maine, and the current detector 19 side of the direction made into the current reduced property of the 2nd value serves as a load limitation means for assistance to operate when said current detector 18 side breaks down.

[0070] Moreover, the 1st load limitation means can be made into the thing for protecting multi-output power unit 1 the very thing, and it can also consider as the thing for protecting the circuit by the side of the load by which the 2nd load limitation means is connected to an output circuit 4 (device). In this case, it cannot be overemphasized that not only the circuit by the side of the load which the circuit by the side of the load connected not only to multi-output power unit 1 the very thing but to the output circuit 4 is protected by the 1st load limitation means, and is connected to an output circuit 4 by the 2nd load limitation means but multi-output power unit 1 the very thing is protected.

[0071] In addition, although explanation is omitted about output circuits 3 and 5, the same deformation as said output circuit 4 is possible.

[0072] Moreover, it is good also as a configuration which sets the overcurrent detection value in the current detector of two networks as a different value, and controls a magamp by the detecting signal of the current detector of one network, and controls the PWM control circuit 9 by the detecting signal by the current detector of the network of another side.

[0073] Namely, a magamp 15 is controlled, for example using the detecting signal of the current detector 18 of one network of an output circuit 4. It considers as the configuration which controls the output of the PWM control circuit 9 using the detecting signal of the current detector 19 of the network of another side. Furthermore, it is also possible to make the overcurrent detection value by the current detector 18 into the current reduced property of the 1st value, and to make the overcurrent detection value by the current detector 19 into the current reduced property of the 2nd larger value than the 1st value.

[0074] If it operates so that the output current may be reduced by the magamp 15 based on the detecting signal by the current detector 18, if the current value which flows to such a configuration, then an output circuit 4 rises and it exceeds the current reduced property of the 1st value, and the current reduced property of the 2nd value is exceeded, based on the detecting signal by the current detector 19, it will operate so that the output current may be reduced by the PWM control circuit 9. That is, the actuation which restricts the output current (output power) is made in order the secondary of a transformer TR1, and by the side of primary.

[0075] Moreover, contrary to the above, the output of the PWM control circuit 9 is controlled using the

detecting signal of the current detector 18 of one network of an output circuit 4. It considers as the configuration which controls a magamp 15 using the detecting signal of the current detector 19 of the network of another side. Furthermore, it is also possible to make the overcurrent detection value by the current detector 18 into the current reduced property of the 1st value, and to make the overcurrent detection value by the current detector 19 into the current reduced property of the 2nd larger value than the 1st value.

[0076] As mentioned above, although it can constitute so that the 1st load limitation means may restrict the output current (output power) by the primary a transformer TR1 side or the secondary and the 2nd load limitation means may restrict the output current (output power) by the primary a transformer TR1 side or the secondary It is desirable to constitute so that the 1st load limitation means may restrict the output current (output power) by the secondary of a transformer TR1 and the 2nd load limitation means may restrict the output current (output power) by the primary a transformer TR1 side or the secondary among these.

[0077] In addition, although the 1st above-mentioned operation gestalt explained the case where the number of the output circuits established in the secondary of a transformer was three, it is also possible for this invention not to be limited to this and to consider as two channels or four channels or more.

[0078] Moreover, with the 1st above-mentioned operation gestalt, when an overcurrent or an overvoltage occurred in an output circuit, the example which reduces the output current or output voltage was explained, but when an overcurrent or an overvoltage occurs, considering as a configuration which stops an output, respectively is also possible.

[0079] the output circuit where the 1st above-mentioned value corresponds here -- being steady (continuous) -- it is desirable to be set to about 101 - 500% of the maximum electric power (maximum output power) in which an output is possible, and it is more desirable to be set up to about 101 - 150%.

[0080] moreover, the output circuit where the 2nd above-mentioned value corresponds -- being steady (continuous) -- it is desirable to be set to about 106 - 600% of the maximum electric power (maximum output power) in which an output is possible, and it is more desirable to be set up to about 106 - 200%. However, the 1st value and 2nd value may not have an inversion and may become the same.

[0081] In for example, a 100VA limit, the current reduced property of the 1st value and the current reduced property of the 2nd value can be set up as shown in the following table 1, and when it is a 250VA limit, as shown in the following table 2, specifically, they can be set up, respectively.

[0082] in addition, the peak output current in following Table 1 and 2 -- an output circuit -- being steady (continuous) -- it is maximum current (peak output current) in which an output is possible. Said maximum output power is expressed with the product of output voltage and said peak output current, said 1st value is expressed with the product of output voltage and the current reduced property of said 1st value, and said 2nd value is expressed with the product of output voltage and the current reduced property of said 2nd value, respectively.

[0083]

[Table 1]



表 1 100VA制限テーブル

出力電圧 (V)	最大出力電流 (A)	min	max	第1の値の 電流換算値 (A)	min	max	第2の値の 電流換算値 (A)	min	max
1	50.0	42.5	57.5	65.0	55.3	74.8	85.0	72.3	100.0
2	25.0	21.3	28.8	32.5	27.6	37.4	42.5	36.1	50.0
3	16.7	14.2	19.2	21.7	18.4	24.9	28.3	24.1	33.3
5	10.0	8.5	11.5	13.0	11.1	15.0	17.0	14.5	20.0
9	6.6	4.7	6.4	7.2	6.1	8.3	9.4	8.0	11.1
12	4.2	3.5	4.8	5.4	4.6	6.2	7.1	6.0	8.3
15	3.3	2.8	3.8	4.3	3.7	5.0	5.7	4.8	6.7
18	2.8	2.4	3.2	3.6	3.1	4.2	4.7	4.0	5.6
24	2.1	1.8	2.4	2.7	2.3	3.1	3.5	3.0	4.2
36	1.4	1.2	1.6	1.8	1.5	2.1	2.4	2.0	2.8
48	1.0	0.9	1.2	1.4	1.2	1.6	1.8	1.5	2.1

[0084]

[Table 2]

表 2 250VA制限テーブル

出力電圧 (V)	最大出力電流 (A)	min	max	第1の値の 電流換算値 (A)	min	max	第2の値の 電流換算値 (A)	min	max
1	125.0	106.3	143.8	162.5	138.1	186.9	212.5	180.6	250.0
2	62.5	53.1	71.9	81.3	69.1	93.4	106.3	90.3	125.0
3	41.7	35.4	47.9	54.2	46.0	62.3	70.8	60.2	83.3
5	25.0	21.3	28.8	32.5	27.6	37.4	42.5	36.1	50.0
9	13.9	11.8	16.0	18.1	15.3	20.8	23.6	20.1	27.8
12	10.4	8.9	12.0	13.5	11.5	15.6	17.7	15.1	20.8
16	8.3	7.1	9.6	10.8	9.2	12.6	14.2	12.0	16.7
18	6.9	5.9	8.0	9.0	7.7	10.4	11.8	10.0	13.9
24	5.2	4.4	6.0	6.8	5.8	7.8	8.9	7.5	10.4
36	3.5	3.0	4.0	4.5	3.8	5.2	5.9	5.0	6.9
48	2.6	2.2	3.0	3.4	2.9	3.9	4.4	3.8	5.2

[0085] Next, the multi-output power unit concerning the 2nd operation gestalt is explained. Drawing 2 is the circuit diagram showing the configuration of the multi-output power unit concerning the 2nd operation gestalt of this invention.

[0086] The input circuit 32 where the multi-output power unit 31 is connected to the primary side coil L11 of a transformer TR11 and this transformer TR11 as shown in this drawing, It consists of output circuits 33-35 of three channels connected to three secondary coils L12, L13, and L14 of a transformer TR11. It operates so that the direct current voltage (power) by which transformed the alternating voltage supplied like the 1st above mentioned operation gestalt from AC power supply E11 connected to the input circuit 2, rectified, graduated, and became independent of each output circuits 33-35 of three channels, respectively, and the request was stabilized may be outputted.

[0087] The input circuit 32 has the same configuration as the input circuit 2 shown in drawing 1, and consists of the rectification smoothing circuit 36 which rectifies the alternating voltage outputted from AC power supply E11, and is graduated, MOS-FET37 for switching (switching means), an overcurrent detector 38, and an PWM control circuit 39.

[0088] The output circuit 33 possesses the output voltage detector 42 which detects the electrical potential difference generated between output terminal 33a of the magamp 41 connected to the secondary coil L12 of a transformer TR11, the rectification smoothing circuit (rectification means) 40 installed in the latter-part side of this magamp 41, and this output circuit 33, and 33b, and the overvoltage detector 43 which detects this when this output voltage turns into an overvoltage.



Furthermore, two current detectors 44 and 45 (the 1st detecting element 44, the 2nd detecting element 45) which detect the current to which this output circuit 33 flows to this output circuit 33, The control circuit 46 which controls the saturation of a magamp 41, and being un-saturated so that the electrical-potential-difference value detected with the output voltage detector 42 serves as desired output voltage, The control circuit 47 controlled to reduce the output current (output power) by controlling the saturation of a magamp 41, and being un-saturated when generating of an overcurrent is detected by one current detector 44, When generating of an overcurrent is detected by the current detector 45 of another side, the control circuit 48 controlled to reduce the output current (output power) is provided by controlling the saturation of a magamp 41, and being un-saturated.

[0089] Moreover, the output signal of the overvoltage detector 43 is outputted to the PWM control circuit 39 through a photo coupler PC 11. In addition, since other two output circuits 34 and 35 are the same configurations as an output circuit 33, they give a suffix "-1" to each component about an output circuit 34, attach a suffix "-2" about an output circuit 35, and omit the configuration explanation. Moreover, between the overvoltage detector 43-1, and 43-2 and the PWM control circuit 39, it interposes photo couplers PC12 and PC13.

[0090] Next, an operation (actuation) of the multi-output power unit 31 is explained. Since ON and OFF are switched by the pulse signal to which MOS-FET37 shown in drawing 2 is outputted from the PWM control circuit 39, the direct current voltage outputted from the rectification smoothing circuit 36 serves as a pulse-voltage signal, and is impressed to the primary side coil L11 of a transformer TR11. Thereby, in the each secondary side coils L12-L14, the alternating voltage according to a winding ratio occurs. The alternating voltage generated in the secondary coil L12 of an output circuit 33 is supplied to the load side circuit (device) (illustration abbreviation) connected to output terminals 33a and 33b, after being rectified by the rectification smoothing circuit 40.

[0091] Here, when the output current of an output circuit 33 turns into an overcurrent, generating of an overcurrent is detected by two current detectors 44 and 45, and this detecting signal is supplied to control circuits 47 and 48. And the current which controls the saturation of a magamp 41 and being un-saturated and flows to an output circuit 33 under one control of these control circuits 47 and 48 is restricted. Thereby, generating of troubles, such as burning of a circuit and breakage, can be beforehand prevented like the 1st operation gestalt. Moreover, when one network breaks down among two current detectors 44 and 45 and control circuits 47 and 48 like the 1st operation gestalt, an overcurrent can be certainly prevented by the current detector of the network of another side, and actuation of a control circuit.

[0092] Moreover, since generating of this overvoltage is detected by the overvoltage detector 43 and this detecting signal is fed back to the PWM control circuit 39 through a photo coupler PC 11 when an overvoltage occurs in an output circuit 33, in this PWM control circuit 39, by reducing the duty ratio of the pulse signal to output, output voltage can be reduced and an overvoltage can be avoided.

[0093] Furthermore, when the output voltage of an output circuit is changed, this is detected by the output voltage detector 42 and control which should control the saturation of a magamp 41 and being un-saturated by the control circuit 46, and should make output voltage fixed is performed.

[0094] Thus, it sets to the multi-output power unit 31 concerning the 2nd operation gestalt. Two current detectors 44 and 45 and control circuits 47 and 48 are installed in output circuits 33-35 like the 1st above-mentioned operation gestalt, respectively. Since it is constituted so that the current (output power) which flows to output circuits 33-35 may be restricted based on the overcurrent detecting signal of one of networks Even when the current detector of metaphor one network and a control circuit break down, an overcurrent can be prevented certainly, and the trouble of damaging by fire the load side circuit connected to the circuit pattern of output circuits 33-35 or these output circuits 33-35, and damaging can be avoided.

[0095] As mentioned above, although the multi-output power unit of this invention was explained based on each operation gestalt of illustration, this invention is not limited to these and can permute the configuration of each part by the thing of the configuration of the arbitration which has the same function.

[0096] For example, although considered as the configuration which detects generating of the overcurrent which flows to an output circuit using two current detectors, an overcurrent protection network, etc., and prevents it with each above-mentioned operation gestalt, this invention is not limited to this and various deformation is possible for it.

[0097] For example, the 1st load limitation means and the 2nd load limitation means shall have at least one chosen from the group which consists of an overcurrent protection network, the overvoltage protection circuit which has the function of an overcurrent protection, an overheating protection network, a thermistor (for example, PTC thermistor), posistor, a fuse, 3 terminal regulator (for example, 3 terminal regulator possessing an overcurrent protection network), a circuit protector, a relay, fuse resistance, and thermal fuse resistance, respectively.

[0098] Moreover, a thing of the same kind is sufficient as the 1st load limitation means and the 2nd load limitation means, and the thing of a different class is sufficient as them.

[0099] Drawing 3 (a) - (f) is the circuit diagram showing the configuration of the modification of a load limitation means. This drawing (a) shows the example which constituted the detecting element of one load limitation means from a current detector 61, and constituted the load limitation means of another side from a fuse 62.

[0100] This drawing (b) shows the example which constituted the detecting element of one load limitation means from a current detector 61, and constituted the load limitation means of another side from a thermistor 63 or posistor which is not illustrated.

[0101] This drawing (c) shows the example which constituted the detecting element of one load limitation means from a current detector 61, and constituted the load limitation means of another side from a 3 terminal regulator 64 possessing an overcurrent protection network. In this case, it is more desirable than the current value (power value) set up by the current detector 61 side to set up small the current value (power value) set up by 3 terminal regulator 64 side.

[0102] This drawing (d) shows the example which constituted the detecting element of one load limitation means from a current detector 61, and constituted the load limitation means of another side from a circuit protector 65 or a breaker which is not illustrated.

[0103] This drawing (e) shows the example which constituted the detecting element of one load limitation means from a current detector 61, and constituted the load limitation means of another side from fuse resistance 66.

[0104] This drawing (f) shows the example which constituted the detecting element of one load limitation means from a current detector 61, and constituted the load limitation means of another side from thermal fuse resistance 67.

[0105] And since the output power limit function of a duplex is demonstrated also as the above-mentioned configuration like drawing 3 (a) - (f), output power (output current) can be certainly restricted to a predetermined value.

[0106] In addition, with each above-mentioned operation gestalt, although the multi-output power unit of a switching method was explained, this invention is not limited to this and can be applied also to multi-output power units, such as a dropper method.

[0107] Moreover, although the whole of each output circuit connected to the secondary of transformers TR1 and TR11 explained the example possessing two load limitation means (the 1st load limitation means, 2nd load limitation means) with each above-mentioned operation gestalt This invention should just be the configuration of it not being limited to this and providing the detecting element of two load limitation means (it does not ask whether it being the same class or it being a different class) in at least one output circuit.

[0108]

[Effect of the Invention] Since it has the 1st load limitation means and the 2nd load limitation means according to the multi-output power unit of this invention as explained above, the circuit by the side of the load connected to the multi-output power unit itself and its output circuit (device) can be protected certainly. that is, while the dependability of a multi-output power unit is markedly alike and improves, safety is markedly alike and improves.

[0109] Moreover, since it is not necessary to consider as the components capacity which assumed the case where power concentrated on the output circuit of one channel since the multi-output power unit itself was protected certainly even if power concentrates on the output circuit of one channel, a miniaturization and cost cut of equipment can be aimed at.

[0110] Moreover, since the circuit by the side of a load can be certainly protected even if power concentrates on the output circuit of one channel, reduction of components mark, miniaturization, and cost cut of the circuit by the side of a load can be aimed at.

---

[Translation done.]

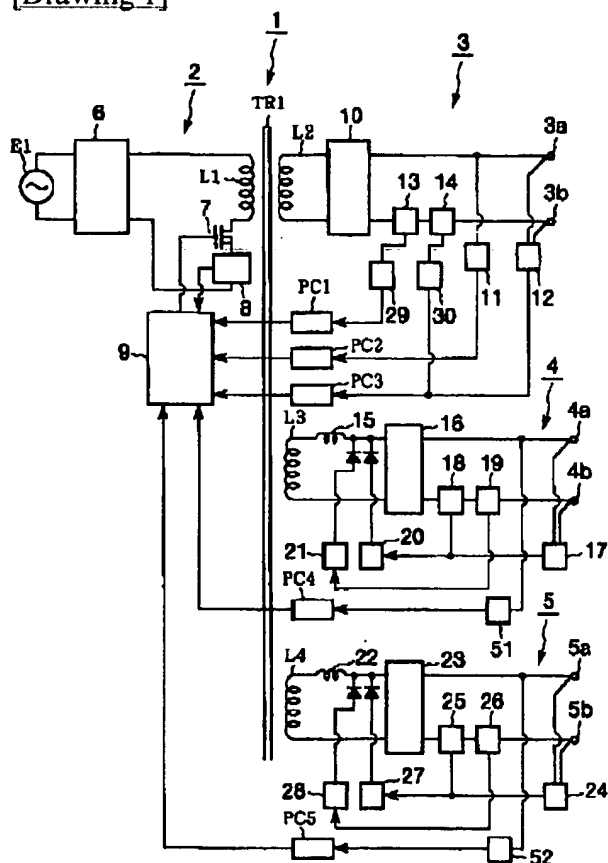
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

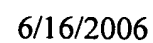
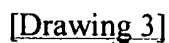
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

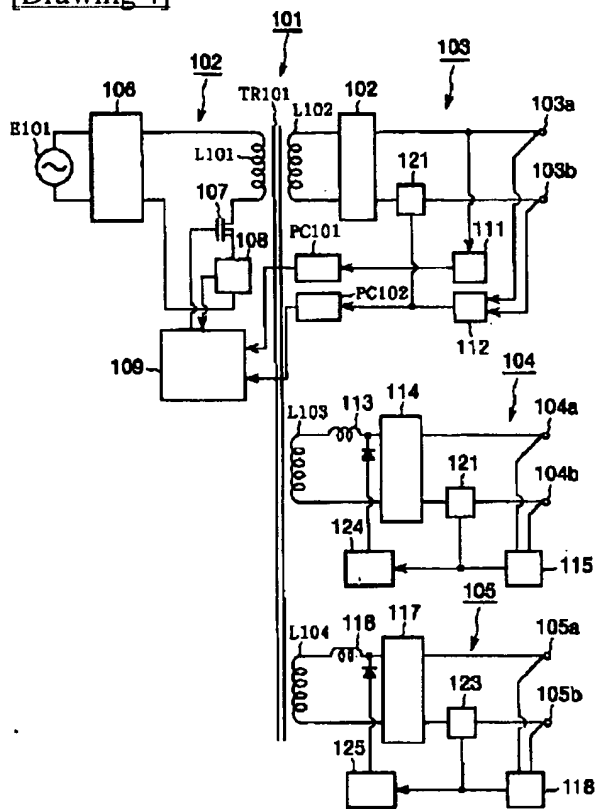
[Drawing 1]



[Drawing 2]



[Drawing 4]



[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開2001-268909

(P2001-268909A)

(43)公開日 平成13年9月28日(2001.9.28)

(51)Int.Cl.	識別記号	FI	テマコード(参考)
H02M 3/28		H02M 3/28	V 5H730
	3/335	3/335	C
			B

審査請求 有 請求項の数13 OL (全 14 頁)

(21)出願番号 特願2000-81038(P2000-81038)

(22)出願日 平成12年3月22日(2000.3.22)

(71)出願人 390013723

デンセイ・ラムダ株式会社

東京都品川区東五反田一丁目11番15号 電  
波ビルディング

(72)発明者 長澤 康夫

東京都品川区東五反田一丁目11番15号 電  
波ビルディング デンセイ・ラムダ株式会  
社内

(74)代理人 100091627

弁理士 朝比 一夫 (外1名)

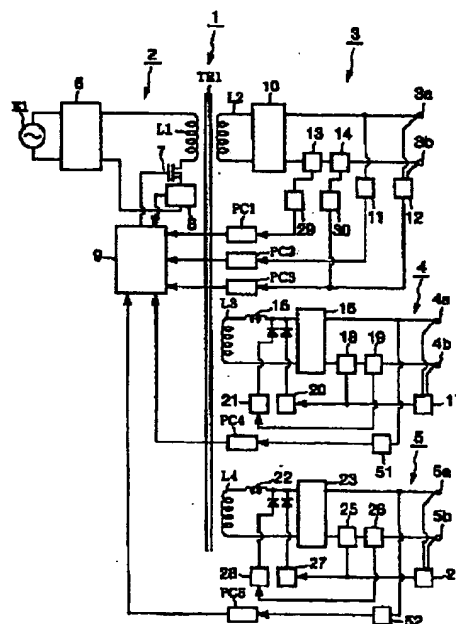
最終頁に続く

(54)【発明の名称】 多出力電源装置

(57)【要約】

【課題】確実に出力回路の出力電力を所定値に制限することのできる多出力電源装置を提供する。

【解決手段】多出力電源装置1は、トランスTR1の1次側コイルL1にパルス電圧を印加し、2次側コイルL2～L4にそれぞれ出力回路3～5を接続して、各出力回路3～5からそれぞれ独立した直流電圧を得ることができる電源装置であり、出力回路3には、その出力電流を検出する2系統の電流検出器13、14が設置されている。電流検出器13からの検出信号は、過電流保護回路29に入力され、過電流保護回路29の出力信号は、フォトカプラPC1を介してPWM制御回路9にフィードバックされ、電流検出器14からの検出信号は、過電流保護回路30に入力され、過電流保護回路30の出力信号は、フォトカプラPC2を介してPWM制御回路9にフィードバックされ、PWM制御回路9は、一方の前記信号に基づいて、出力電力を所定値に制限するための制御を行う。



(2) 001-268909 (P2001-#309)

## 【特許請求の範囲】

【請求項1】 電力を出力する複数のチャンネルの出力回路を有する多出力電源装置において、前記複数のチャンネルの出力回路のうちの少なくとも1つに、該出力回路の出力電流を検出する第1の検出部を備え、当該出力回路の出力電力を所定値に制限する第1の出力制限手段と、前記第1の検出部が設けられている出力回路と同じ出力回路に、該出力回路の出力電流を検出する第2の検出部を備え、当該出力回路の出力電力を所定値に制限する第2の出力制限手段と、を有することを特徴とする多出力電源装置。

【請求項2】 電力を出力する複数のチャンネルの出力回路を有する多出力電源装置において、前記複数のチャンネルの出力回路のうちの少なくとも1つに、該出力回路の出力電流を検出する第1の検出部を備え、当該出力回路の出力電力を第1の値に制限する第1の出力制限手段と、前記第1の検出部が設けられている出力回路と同じ出力回路に、該出力回路の出力電流を検出する第2の検出部を備え、当該出力回路の出力電力を前記第1の値と異なる第2の値に制限する第2の出力制限手段と、を有することを特徴とする多出力電源装置。

【請求項3】 1次側コイルおよび複数の2次側コイルを備えたトランスを有し、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、前記複数のチャンネルの出力回路のうちの少なくとも1つに、該出力回路の出力電流を検出する第1の検出部を備え、当該出力回路の出力電力を第1の値に制限する第1の出力制限手段と、前記第1の検出部が設けられている出力回路と同じ出力回路に、該出力回路の出力電流を検出する第2の検出部を備え、該出力回路の出力電力を前記第1の値と異なる第2の値に制限する第2の出力制限手段と、を有することを特徴とする多出力電源装置。

【請求項4】 前記第1の出力制限手段は、前記トランスの2次側で出力電力を制限し、前記第2の出力制限手段は、前記トランスの1次側または2次側で出力電力を制限する請求項3に記載の多出力電源装置。

【請求項5】 前記第2の値は、前記第1の値よりも大きく設定される請求項2ないし4のいずれかに記載の多出力電源装置。

【請求項6】 前記第1の値は、定常的に取り出せる最大出力電力の101～500％に設定され、前記第2の値は、定常的に取り出せる最大出力電力の106～600％に設定される請求項2ないし5のいずれかに記載の多出力電源装置。

【請求項7】 前記第1の出力制限手段は、当該多出力

電源装置自体を保護するためのものであり、前記第2の出力制限手段は、出力回路に接続される機器を保護するためのものである請求項1ないし6のいずれかに記載の多出力電源装置。

【請求項8】 前記第1の出力制限手段と前記第2の出力制限手段のうち、前記第1の出力制限手段が優先的に作動する請求項1ないし7のいずれかに記載の多出力電源装置。

【請求項9】 前記第1の出力制限手段および前記第2の出力制限手段は、それぞれ、過電流保護回路、過電圧保護の機能を有する過電圧保護回路、過熱保護回路、サーミスタ、ホジスタ、ヒューズ、3端子レギュレータ、サーキットプロテクタ、リレー、ヒューズ抵抗および温度ヒューズ抵抗よりなる群から選択された少なくとも1つを有する請求項1ないし8のいずれかに記載の多出力電源装置。

【請求項10】 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、

直流電圧を前記1次側コイルにパルス的に印加するスイッチング手段と、

前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、

前記各出力回路のうち少なくとも1つは、

該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を第1の値に制限すべく制御信号を前記パルス幅制御手段に出力する第1の出力制御手段と、

該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を、前記第1の値よりも大きい第2の値に制限すべく制御信号を前記パルス幅制御手段に出力する第2の出力制御手段と、を有することを特徴とする多出力電源装置。

【請求項11】 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、

直流電圧を前記1次側コイルにパルス的に印加するスイッチング手段と、

前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、

前記各出力回路のうち少なくとも1つは、

前記2次側コイルに接続されるマグアンプと、



(3) 001-268909 (P2001-8陸姓)

該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を第1の値に制限すべく制御信号を前記マグアンプに出力する第1の出力制御手段と、

該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を、前記第1の値よりも大きい第2の値に制限すべく制御信号を前記マグアンプに出力する第2の出力制御手段と、

を有することを特徴とする多出力電源装置。

【請求項12】 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、

直流電圧を前記1次側コイルにパルスの印加するスイッチング手段と、

前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、

前記各出力回路のうち少なくとも1つは、

前記2次側コイルに接続されるマグアンプと、

該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を第1の値に制限すべく制御信号を前記パルス幅制御手段に出力する第1の出力制御手段と、

該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を、前記第1の値よりも大きい第2の値に制限すべく制御信号を前記マグアンプに出力する第2の出力制御手段と、

を有することを特徴とする多出力電源装置。

【請求項13】 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、

直流電圧を前記1次側コイルにパルスの印加するスイッチング手段と、

前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、

前記各出力回路のうち少なくとも1つは、

前記2次側コイルに接続されるマグアンプと、

該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を、第1の値に制限すべく制御信号を前記マグアンプに出力する第1の出力制御手段と、

該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を前記第1の値よりも大きい

第2の値に制限すべく制御信号を前記パルス幅制御手段に出力する第2の出力制御手段と、

を有することを特徴とする多出力電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多出力電源装置に関する。

【0002】

【従来の技術】例えば、プラント設備においては、プログラムコントローラやシーケンサ、センサ回路等の各種の電気、電子機器が搭載されており、これらの電気、電子機器は、集積回路を動作させるために、安定した直流電圧（例えば、5～10ボルト程度）が必要となる。安定した直流電圧を得るための電源装置としては、スイッチング方式、ドロップ方式等の電源装置が知られている。これらの安定化電源装置を用いることにより、例えば、交流100ボルト、あるいは200ボルト等の商用電源電圧を変圧、整流、平滑化して所望の安定した直流電圧を得ることができる。

【0003】また、直流電源を必要とする電気、電子機器を多数設置する必要がある場合には、それぞれの機器に対して安定化電源装置を個別に設置することは、装置の大規模化、コストアップ等、装置構成上不利になることが多いので、昨今においては、1つの入力電圧に対して、複数の出力電圧を得ることができる多出力電源装置が提案され、実用に供されている。

【0004】図4は、従来における多出力電源装置（図では、3出力の場合を示す）の構成を示す回路図である。

【0005】同図に示すように、多出力電源装置101は、入力回路102と、3チャンネルの出力回路103～105と、入力回路102と出力回路103～105との間に介置されるトランスTR101とで構成されている。そして、入力回路102に接続された交流電源E101から供給される交流電圧を変圧、整流、平滑化することにより、3チャンネルの各出力回路103～105から、それぞれ独立した直流電圧出力を得ることができる。

【0006】入力回路102は、交流電源E101より供給される交流電圧を整流し、平滑化する（直流電圧に変換する）整流平滑回路106と、スイッチング用のMOS-FET107と、過電流検出器108と、PWM制御回路109と、を具備しており、トランスTR101の1次側コイルL101と、MOS-FET107と、過電流検出器108と、の直列接続回路が整流平滑回路106の出力端子に接続されている。また、MOS-FET107のゲートはPWM制御回路109に接続されており、該PWM回路109より出力されるパルス信号に同期してMOS-FET107のオン、オフが切り換えられるようになっている。

(4) 001-268909 (P2001-※治姓)

【0007】過電流検出器108の出力信号は、PWM制御回路109に供給され、1次側コイルL101に流れる電流が所定値以上とならないように、MOS-FET107に供給するパルス信号のデューティ比が制御される。

【0008】出力回路103は、トランスTR101の2次側コイルL102の両端に発生する交流電圧を整流して平滑化する整流平滑回路110と、出力端子103a、103b間に過電圧が発生した場合に、これを検出する過電圧検出器111と、出力端子103a、103bより出力される電圧値を検出する出力電圧検出器112と、出力端子103a、103bに接続される負荷（図示省略）に供給する電流が過電流となった際に、これを検出する過電流検出器121と、を具備している。

【0009】そして、過電圧検出器111で検出される過電圧検出信号、過電流検出器121で検出される過電流検出信号、および、出力電圧検出器112で検出される出力電圧信号は、フォトカプラPC101、PC102を介してPWM回路109に供給される。

【0010】また、出力回路104は、トランスTR101の2次側コイルL103に接続されるマグアンプ113と、整流平滑回路114と、出力端子104a、104b間に発生する電圧値を検出する出力電圧検出器115と、過電流検出器122と、マグアンプ113の飽和、非飽和を制御する制御回路124と、を具備している。同様に、出力回路105は、トランスTR101の2次側コイルL104に接続されるマグアンプ116と、整流平滑回路117と、出力端子105a、105b間に発生する電圧値を検出する出力電圧検出器118と、過電流検出器123と、制御回路125と、を具備している。

【0011】そして、上記のように構成された多出力電源装置101では、PWM制御回路109より出力されるパルス電圧により、MOS-FET107が所定のタイミングでオン、オフ動作し、これにより、整流平滑回路106より出力される直流電圧がパルス的にトランスTR101の1次側コイルL101に印加されるので、2次側コイルL102～L104には、それぞれコイルの巻線比に応じた交流電圧が発生する。そして、この交流電圧は、整流平滑回路110、114、117により整流、平滑化された後、各出力端子に出力される。こうして、複数チャンネル（この例では3チャンネル）の出力回路103～105からそれぞれ別個に直流電圧を取り出すことができる。

【0012】また、出力回路103に過電圧が発生した場合、あるいは過電流が発生した場合には、該過電圧あるいは過電流の発生が過電圧検出器111、または過電流検出器121により検出され、この検出信号がフォトカプラPC101、PC102を介してPWM制御回路109に供給されるので、PWM制御回路109では、

この過電圧、過電流を抑制するように、MOS-FET107に出力するパルス信号のデューティ比を低減させる処理を行う。

【0013】さらに、出力端子103a、103bの両端に発生する電圧値が変動した場合には、この変動が出力電圧検出器112で検出され、この検出信号はフォトカプラPC102を介してPWM制御回路109に供給されるので、該PWM制御回路109では、出力するパルス信号のデューティ比を適宜調整して、出力電圧が所望の電圧となるように制御する。

【0014】一方、出力回路104、105では、出力電圧が変動した場合には、この変動が出力電圧検出器115、118により検出され、制御回路124、125は、この検出信号を受けてマグアンプ113、116の飽和、非飽和を調整して出力電圧が所望の電圧となるように制御する。また、出力回路104、105に過電流が発生した場合には、過電流検出器122、123により過電流の発生が検出され、マグアンプ113、116はこの検出信号を受けて電流値を抑えるように制御する。

【0015】こうして、各出力回路103～105の出力電圧が所望の電圧となるように制御され、かつ、過電流発生時には、電流値を抑えることにより当該出力回路103～105、あるいはこれに接続される負荷（機器）の過熱、焼損を防止している。

【0016】ところが、上記のように構成された従来の多出力電源装置101においては、負荷側が短絡（ショート）した場合等、出力回路103～105に過電流が発生した場合には、過電流検出器121～123によりこれを検出することができるものの、万一、該過電流検出器121～123を構成する部品が破損する等のトラブルにより、正常な過電流の検出ができない場合には、出力回路103～105の回路パターンが焼損したり、構成部品を破損することがある。さらには、負荷側の構成部品をも破損、焼損するというトラブルが発生する。

【0017】特に、多出力電源装置101の場合には、3チャンネルの出力回路103～105のうち、1つのチャンネルの出力回路で短絡事故が発生すると、入力回路102側の電力が全てこのチャンネルの出力回路に集中することがあり、被害が過大となる。

【0018】そこで、このようなトラブルを回避するために、従来においては多出力電源装置101に接続する負荷側回路（機器）に、過電流保護用のヒューズやサーキットプロテクタ等を設けたり、万一過電流が発生した場合でも被害を最小限に抑えるために、負荷側回路に使用する部品として、難燃性の高い材質や、発火、発燃の危険のない材質のものを使用するという対策がとられていた。

【0019】

【発明が解決しようとする課題】上記したように、従来

(5) 001-268909 (P2001-609)

における多出力電源装置101においては、トランスTR101の2次側に接続される各出力回路103~105は、それぞれ過電流検出器121~123を具備しており、過電流が発生した場合には、この電流を抑えることにより回路を保護する機能を具備しているものの、この保護機能が正常に動作しない場合には、回路パターンが焼損したり、該出力回路に接続される負荷側の回路を破損、焼損するという欠点があった。

【0020】本発明は、このような従来の課題を解決するためになされたものであり、その目的とするところは、より確実に出力回路の出力電力を所定値に制限することのできる多出力電源装置を提供することにある。

【0021】

【課題を解決するための手段】このような目的は、下記(1)~(13)の本発明により達成される。

【0022】(1) 電力を出力する複数のチャンネルの出力回路を有する多出力電源装置において、前記複数のチャンネルの出力回路のうちの少なくとも1つに、該出力回路の出力電流を検出する第1の検出部を備え、当該出力回路の出力電力を所定値に制限する第1の出力制限手段と、前記第1の検出部が設けられている出力回路と同じ出力回路に、該出力回路の出力電流を検出する第2の検出部を備え、当該出力回路の出力電力を所定値に制限する第2の出力制限手段と、を有することを特徴とする多出力電源装置。

【0023】(2) 電力を出力する複数のチャンネルの出力回路を有する多出力電源装置において、前記複数のチャンネルの出力回路のうちの少なくとも1つに、該出力回路の出力電流を検出する第1の検出部を備え、当該出力回路の出力電力を第1の値に制限する第1の出力制限手段と、前記第1の検出部が設けられている出力回路と同じ出力回路に、該出力回路の出力電流を検出する第2の検出部を備え、当該出力回路の出力電力を前記第1の値と異なる第2の値に制限する第2の出力制限手段と、を有することを特徴とする多出力電源装置。

【0024】(3) 1次側コイルおよび複数の2次側コイルを備えたトランスを有し、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、前記複数のチャンネルの出力回路のうちの少なくとも1つに、該出力回路の出力電流を検出する第1の検出部を備え、当該出力回路の出力電力を第1の値に制限する第1の出力制限手段と、前記第1の検出部が設けられている出力回路と同じ出力回路に、該出力回路の出力電流を検出する第2の検出部を備え、該出力回路の出力電力を前記第1の値と異なる第2の値に制限する第2の出力制限手段と、を有することを特徴とする多出力電源装置。

【0025】(4) 前記第1の出力制限手段は、前記トランスの2次側で出力電力を制限し、前記第2の出力

制限手段は、前記トランスの1次側または2次側で出力電力を制限する上記(3)に記載の多出力電源装置。

【0026】(5) 前記第2の値は、前記第1の値よりも大きく設定される上記(2)ないし(4)のいずれかに記載の多出力電源装置。

【0027】(6) 前記第1の値は、定常的に取り出せる最大出力電力の101~500%に設定され、前記第2の値は、定常的に取り出せる最大出力電力の106~600%に設定される上記(2)ないし(5)のいずれかに記載の多出力電源装置。

【0028】(7) 前記第1の出力制限手段は、当該多出力電源装置自体を保護するためのものであり、前記第2の出力制限手段は、出力回路に接続される機器を保護するためのものである上記(1)ないし(6)のいずれかに記載の多出力電源装置。

【0029】(8) 前記第1の出力制限手段と前記第2の出力制限手段のうち、前記第1の出力制限手段が優先的に作動する上記(1)ないし(7)のいずれかに記載の多出力電源装置。

【0030】(9) 前記第1の出力制限手段および前記第2の出力制限手段は、それぞれ、過電流保護回路、過電流保護の機能を有する過電圧保護回路、過熱保護回路、サーミスタ、ボジスタ、ヒューズ、3端子レギュレータ、サーキットプロテクタ、リレー、ヒューズ抵抗および温度ヒューズ抵抗よりなる群から選択された少なくとも1つを有する上記(1)ないし(8)のいずれかに記載の多出力電源装置。

【0031】(10) 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、直流電圧を前記1次側コイルにパルス的に印加するスイッチング手段と、前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、前記各出力回路のうち少なくとも1つは、該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を第1の値に制限すべく制御信号を前記パルス幅制御手段に出力する第1の出力制御手段と、該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を、前記第1の値よりも大きい第2の値に制限すべく制御信号を前記パルス幅制御手段に出力する第2の出力制御手段と、を有することを特徴とする多出力電源装置。

【0032】(11) 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置に

(6) 001-268909 (P2001-敏娃)

において、直流電圧を前記1次側コイルにパルス的に印加するスイッチング手段と、前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、前記各出力回路のうち少なくとも1つは、前記2次側コイルに接続されるマグアンプと、該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を第1の値に制限すべく制御信号を前記マグアンプに出力する第1の出力制御手段と、該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を、前記第1の値よりも大きい第2の値に制限すべく制御信号を前記マグアンプに出力する第2の出力制御手段と、を有することを特徴とする多出力電源装置。

【0033】(12) 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、直流電圧を前記1次側コイルにパルス的に印加するスイッチング手段と、前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、前記各出力回路のうち少なくとも1つは、前記2次側コイルに接続されるマグアンプと、該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を第1の値に制限すべく制御信号を前記パルス幅制御手段に出力する第1の出力制御手段と、該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を、前記第1の値よりも大きい第2の値に制限すべく制御信号を前記マグアンプに出力する第2の出力制御手段と、を有することを特徴とする多出力電源装置。

【0034】(13) 1次側コイルおよび複数の2次側コイルを有するトランスの、前記1次側コイルにパルス電圧を印加し、かつ、整流手段を具備した出力回路を前記各2次側コイルにそれぞれ接続して前記各出力回路よりそれぞれ独立した直流電力を得る多出力電源装置において、直流電圧を前記1次側コイルにパルス的に印加するスイッチング手段と、前記スイッチング手段にパルス信号を与えると共に、該パルス信号のデューティ比を制御するパルス幅制御手段と、を有し、前記各出力回路のうち少なくとも1つは、前記2次側コイルに接続されるマグアンプと、該出力回路の出力電流を検出する第1の検出部を具備して、該出力回路の出力電力を、第1の値に制限すべく制御信号を前記マグアンプに出力する第1の出力制御手段と、該出力回路の出力電流を検出する第2の検出部を具備して、該出力回路の出力電力を前記第1の値よりも大きい第2の値に制限すべく制御信号を前記パルス幅制御手段に出力する第2の出力制御手段と、を有することを特徴とする多出力電源装置。

【0035】

【発明の実施の形態】以下、本発明の多出力電源装置を添付図面に示す好適実施形態に基づいて詳細に説明する。

【0036】図1は、本発明の第1の実施形態にかかる多出力電源装置の構成を示す回路図である。

【0037】同図に示すように、多出力電源装置1は、トランスTR1と、該トランスTR1の1次側コイルL1と接続される入力回路2と、トランスTR1の3系統の2次側コイルL2～L4と接続される3チャンネルの出力回路3～5とで構成されており、入力回路2に接続された交流電源E1から供給される交流電圧を変圧、整流、平滑化して、3チャンネルの各出力回路3～5から、それぞれ独立し、かつ所望の安定した直流電圧(電力)を出力するように動作する。

【0038】入力回路2は、交流電源E1より供給される交流電圧を整流、平滑化して直流電圧を得る(直流電圧に変換する)整流平滑回路6と、スイッチング用のMOS-FET(スイッチング手段)7と、該入力回路2に通電流が流れた際にこれを検出する過電流検出器8と、PWM制御回路(パルス幅制御手段)9と、を具備しており、トランスTR1の1次側コイルL1と、MOS-FET7と、過電流検出器8との直列接続回路が整流平滑回路6の出力端子に接続されている。

【0039】また、MOS-FET7のゲートは、PWM制御回路9に接続されており、該PWM制御回路9より出力されるパルス信号に同期してMOS-FET7のオン、オフが切り換えられるようになっている。

【0040】過電流検出器8の出力はPWM制御回路9に供給され、該PWM制御回路9では、過電流が検出された際に、出力するパルス信号のデューティ比を低減することにより、1次側コイルL1に流れる電流が所定値以上とならないように制御する。

【0041】出力回路3は、トランスTR1の2次側コイルL2の両端に発生する交流電圧を整流して平滑化する整流平滑回路(整流手段)10と、該出力回路3の出力端子3a、3b間に過電圧が発生した場合に、これを検出する過電圧検出器11と、出力端子3a、3bより出力される電圧値を検出する出力電圧検出器12と、該出力回路3に流れる電流が過電流となった際にこれを検出する電流検出器(第1の検出部)13と、この電流検出器13と直列的に配置される電流検出器(第2の検出部)14と、を具備している。

【0042】電流検出器13は、過電流保護回路29に接続されており、かつ、電流検出器14は、過電流保護回路30に接続されている。

【0043】そして、過電流保護回路29の出力端子はフォトカプラPC1を介してPWM制御回路9に接続され、過電圧検出器11の出力端子はフォトカプラPC2を介してPWM制御回路9に接続され、さらに、出力電圧検出器12の出力端子と過電流保護回路30の出力端

(7) 001-268909 (P2001-h09)

子は共にフォトカプラPC3を介してPWM制御回路9に接続されている。

【0044】前記過電流保護回路29、30としては、例えば、電流変化に対する電圧変化の特性が、フの字特性（「フ」の字形）、への字特性（「へ」の字形）、定電流垂下特性（定電流垂下形）、シャットダウン特性のもの等が挙げられる。

【0045】出力回路4は、トランスTR1の2次側コイルL3に接続されるマグアンプ15と、2次側コイルL3に発生する電圧を整流して平滑化する整流平滑回路（整流手段）16と、該出力回路4の出力端子4a、4b間の電圧を検出する出力電圧検出器17と、出力回路4に過電圧が発生した場合にこれを検出する過電圧検出器51と、該出力回路4に流れる電流が過電流となった際に、これを検出する2系統の電流検出器18、19（第1の検出部18、第2の検出部19）と、を具備している。

【0046】さらに、この出力回路4は、出力電圧検出器17の検出信号、および電流検出器18の検出信号を受けて、マグアンプ15の飽和、非飽和を制御する制御回路20と、電流検出器19の検出信号を受けてマグアンプ15の飽和、非飽和を制御する制御回路21と、を具備している。また、過電圧検出器51の出力端子は、フォトカプラPC4を介してPWM制御回路9に接続されている。

【0047】出力回路5についても、前記した出力回路4と同様に、トランスTR1の2次側コイルL4に接続されるマグアンプ22と、2次側コイルL4に発生する電圧を整流して平滑化する整流平滑回路（整流手段）23と、該出力回路5の出力端子5a、5b間に発生する電圧を検出する出力電圧検出器24と、出力回路5に過電圧が発生した場合に、これを検出する過電圧検出器52と、該出力回路5に流れる電流が過電流となった際に、これを検出する2系統の電流検出器25、26（第1の検出部25、第2の検出部26）と、を具備している。

【0048】さらに、この出力回路5は、出力電圧検出器24の検出信号、および電流検出器25の検出信号を受けて、マグアンプ22の飽和、非飽和を制御する制御回路27と、電流検出器26の検出信号を受けてマグアンプ22の飽和、非飽和を制御する制御回路27と、を具備している。また、過電圧検出器52の出力端子は、フォトカプラPC5を介してPWM制御回路9に接続されている。

【0049】ここで、出力回路3においては、電流検出器13、過電流保護回路29およびPWM制御回路9により第1の出力制限手段が構成され、電流検出器14、過電流保護回路30およびPWM制御回路9により第2の出力制限手段が構成される。また、電流検出器13と過電流保護回路29とで第1の出力制御手段が構成さ

れ、電流検出器14と過電流保護回路30とで第2の出力制御手段が構成される。

【0050】出力回路4においては、電流検出器18、制御回路20およびマグアンプ15により第1の出力制限手段が構成され、電流検出器19、制御回路21およびマグアンプ15により第2の出力制限手段が構成される。また、電流検出器18と制御回路20とで第1の出力制御手段が構成され、電流検出器19と制御回路21とで第2の出力制御手段が構成される。

【0051】出力回路5においては、電流検出器25、制御回路27およびマグアンプ22により第1の出力制限手段が構成され、電流検出器26、制御回路28およびマグアンプ22により第2の出力制限手段が構成される。また、電流検出器25と制御回路27とで第1の出力制御手段が構成され、電流検出器26と制御回路28とで第2の出力制御手段が構成される。

【0052】次に、多出力電源装置1の作用（動作）について説明する。交流電源E1より、例えば100ボルト、200ボルト等の交流電圧が出力されると、この交流電圧は整流平滑回路6にて整流、平滑化されるので、該整流平滑回路6から直流電圧が出力される。ここで、PWM制御回路9が動作し、所望のデューティ比となるパルス信号が出力されると、該パルス信号はスイッチング用のMOS-FET7のゲートに印加されるので、該MOS-FET7はこのパルス信号に同期してオン、オフ動作する。これにより、トランスTR1の1次側コイルL1には、整流平滑回路6より出力される直流電圧がパルス的に印加されることになる。したがって、トランスTR1の、各2次側コイルL2～L4の両端部には、コイルの巻線比に対応する交流電圧が発生することになり、この交流電圧は各出力回路3～5に設けられた整流平滑回路10、16、23により直流電圧に変換され、各出力回路3～5の出力端子に供給される。

【0053】これにより、出力端子3a、3b間、出力端子4a、4b間、および出力端子5a、5b間には、それぞれ独立した直流電圧が発生することになり、各出力端子に、負荷側の回路（機器）（図示省略）を接続することにより、該負荷側の回路を安定に動作させることができる。

【0054】また、出力回路3より出力される電圧が変動した場合、即ち、例えば、出力電圧5ボルトであるものが6ボルトに上昇した場合や4ボルトに低下したような場合には、出力電圧検出器12によりこの電圧変動が検出され、この検出信号はフォトカプラPC3を介してPWM制御回路9に供給される。そして、PWM制御回路9では、この検出信号を受けて、出力するパルス信号のデューティ比を調整し、出力電圧が所望値となるように制御する。

【0055】また、出力回路3の出力電圧が過電圧となった場合には、過電圧検出器11により過電圧の発生が

(8) 001-268909 (P2001-D) 狸娃

検出されるので、この検出信号はフォトカプラPC2を介してPWM制御回路9に供給され、該PWM制御回路9の制御により出力パルスのデューティ比を低減させて、出力電圧を低下させる。

【0056】また、出力回路3の出力端子3a、3bに接続される負荷側の回路（機器）にて、例えば、短絡事故が発生した場合等、該出力回路3に流れる電流が増大し過電流となった場合には、2系統の電流検出器13、14にて過電流の発生が検出される。そして、過電流保護回路29は電流検出器13による過電流の検出信号を受けて、出力電流を低下させるべく制御信号を出力し、この制御信号はフォトカプラPC1を介してPWM制御回路9に供給される。同様に、過電流保護回路30は電流検出器14による過電流の検出信号を受けて、出力電流を低下させるべく制御信号を出力し、この制御信号はフォトカプラPC3を介してPWM制御回路9に供給される。

【0057】PWM制御回路9は、この制御信号のいずれか一方を受けて、出力パルス信号のデューティ比を低減させることにより、出力回路3に発生した過電流を低下させる。これにより、出力回路3に過電流（過電力）が発生した場合でも、この過電流を抑制することができ、かつ、仮に2つの系統（電流検出器13、過電流保護回路29およびフォトカプラPC1からなる系統と、電流検出器14、過電流保護回路30およびフォトカプラPC3からなる系統）のうち、一方の系統が故障して通常の検出、制御ができない場合であっても、他方の系統の動作により確実に過電流を阻止することができるので、出力回路4およびこれに接続される負荷側の回路の焼損や破損等のトラブルの発生を未然に防止することができる。

【0058】この場合、電流検出器13、過電流保護回路29およびフォトカプラPC1からなる系統、すなわち、第1の電力制限手段では、出力回路3の出力電力を第1の値に制限し（出力電流を第1の値の電流換算値に制限し）、電流検出器14、過電流保護回路30およびフォトカプラPC3からなる系統、すなわち、第2の電力制限手段では、出力回路3の出力電力を第2の値に制限する（出力電流を第2の値の電流換算値に制限する）。

【0059】一方、出力回路4では、出力電圧が出力電圧検出器17により検出されるので、端子4a、4b間に発生する出力電圧に変動が発生した場合には、この変動が出力電圧検出器17により検出され、この検出信号は制御回路20に供給される。そして、該制御回路20は、マグアンプ15の飽和、非飽和を調整することにより、出力電圧が所定値となるように制御する。

【0060】また、出力回路4の出力端子4a、4bに接続される負荷側の回路（機器）に、例えば、短絡事故等のトラブルが発生した場合には、出力回路4に過電流

が流れることになる。この過電流は、2系統の電流検出器18、19により検出され、このうち電流検出器18の検出信号は制御回路20に供給され、電流検出器19の検出信号は制御回路21に供給されるので、各制御回路20、21のいずれか一方にてマグアンプ15の飽和、非飽和を制御することにより、出力回路4の出力電流（出力電圧）を低下させる。これにより、出力回路4およびこれに接続される負荷側の回路を保護することができる。

【0061】この場合、電流検出器18および制御回路20からなる系統、すなわち、第1の電力制限手段では、出力回路4の出力電力を第1の値に制限し（出力電流を第1の値の電流換算値に制限し）、電流検出器19および制御回路21からなる系統、すなわち、第2の電力制限手段では、出力回路4の出力電力を第2の値に制限する（出力電流を第2の値の電流換算値に制限する）。

【0062】また、出力回路5についても、上述した出力回路4と同様に、過電流が発生した場合には、電流検出器25、26により該過電流の発生が検出され、制御回路27、28のいずれか一方によりマグアンプ22の飽和、非飽和が制御されるので、出力回路5の出力電流を低減することができ、出力回路5およびこれに接続される負荷側の回路（機器）を保護することができる。

【0063】この場合、電流検出器18および制御回路20からなる系統、すなわち、第1の電力制限手段では、出力回路4の出力電力を第1の値に制限し（出力電流を第1の値の電流換算値に制限し）、電流検出器19および制御回路21からなる系統、すなわち、第2の電力制限手段では、出力回路4の出力電力を第2の値に制限する（出力電流を第2の値の電流換算値に制限する）。

【0064】このようにして、本実施形態にかかる多出力電源装置1によれば、各チャンネルの出力回路3～5が、それぞれ2系統の出力制限手段（第1の出力制限手段および第2の出力制限手段）を具備しているので、出力回路3～5に過電流が発生した際には確実にこれを阻止することができ、かつ、たとえ一方の出力制限手段が故障するというトラブルが発生した場合でも、他方の出力制限手段が正常に動作していれば、確実に過電流を阻止することができる。これにより信頼性および安全性が格段に向上する。

【0065】なお、上記した第1の実施形態では、出力回路3においては、該出力回路3に過電流が発生した場合に、過電流保護回路29、30より出力される制御信号を入力回路2に設けられたPWM制御回路9にフィードバックさせて出力電流を低減する構成とし、出力回路4、5においては、該出力回路4、5に過電流が発生した場合に、過電流検出信号をマグアンプ15、22にフィードバックさせて過電流を抑制する構成としたが、一

(9) 001-268909 (P2001- 桂

つの出力回路で、これらを組み合わせた構成としても良い。

【0066】即ち、例えば出力回路4の、一方の系統の電流検出器18の検出信号を用いてマグアンプ15を制御し、他方の系統の電流検出器19の検出信号をPWM制御回路9にフィードバックさせて出力電流を低減させるような構成とすることもできる。また、これとは反対に、出力回路の一方の系統の電流検出器18の検出信号をPWM制御回路9にフィードバックさせて出力電流を低減させ、他方の系統の電流検出器19の検出信号を用いてマグアンプ15を制御する構成とすることも可能である。

【0067】また、2系統の電流検出器における過電流を検出する際の電流値（過電流検出値）を異なる値に設定することも可能である。

【0068】例えば出力回路4の場合を代表的に説明すると、電流検出器18による過電流検出値を第1の値の電流換算値に設定し、電流検出器19による過電流検出値を第1の値よりも大きい第2の値の電流換算値とすることもできる。

【0069】このような構成とすれば、電流検出器18と制御回路20を備えた第1の出力制限手段が優先的に動作する。即ち、第1の値の電流換算値とした方の電流検出器18側がメインの出力制限手段となり、第2の値の電流換算値とした方の電流検出器19側が、前記電流検出器18側が故障した場合に動作する補助用の出力制限手段となる。

【0070】また、第1の出力制限手段を、多出力電源装置1自体を保護するためのものとし、第2の出力制限手段を、出力回路4に接続される負荷側の回路（機器）を保護するためのものとすることもできる。この場合、第1の出力制限手段により、多出力電源装置1自体のみならず、出力回路4に接続される負荷側の回路が保護され、また、第2の出力制限手段により、出力回路4に接続される負荷側の回路のみならず、多出力電源装置1自体が保護されるのは、言うまでもない。

【0071】なお、出力回路3、5については、説明を省略するが、前記出力回路4と同様の変形が可能である。

【0072】また、2つの系統の電流検出器における過電流検出値を異なる値に設定し、かつ、一方の系統の電流検出器の検出信号でマグアンプを制御し、他方の系統の電流検出器による検出信号でPWM制御回路9を制御する構成としても良い。

【0073】即ち、例えば出力回路4の、一方の系統の電流検出器18の検出信号を用いてマグアンプ15を制御し、他方の系統の電流検出器19の検出信号を用いてPWM制御回路9の出力を制御する構成とし、更に、電流検出器18による過電流検出値を第1の値の電流換算値とし、電流検出器19による過電流検出値を第1の値

よりも大きい第2の値の電流換算値とすることも可能である。

【0074】このような構成とすれば、出力回路4に流れる電流値が上昇し、それが第1の値の電流換算値を超えると、電流検出器18による検出信号に基づき、マグアンプ15により出力電流を低減させるように動作し、第2の値の電流換算値を超えると、電流検出器19による検出信号に基づき、PWM制御回路9により出力電流を低減させるように動作する。すなわち、トランスTR1の、2次側、1次側の順で、出力電流（出力電力）を制限する動作がなされる。

【0075】また、上記とは反対に、例えば出力回路4の、一方の系統の電流検出器18の検出信号を用いてPWM制御回路9の出力を制御し、他方の系統の電流検出器19の検出信号を用いてマグアンプ15を制御する構成とし、更に、電流検出器18による過電流検出値を第1の値の電流換算値とし、電流検出器19による過電流検出値を第1の値よりも大きい第2の値の電流換算値とすることも可能である。

【0076】上記のように、第1の出力制限手段が、トランスTR1の1次側または2次側で出力電流（出力電力）を制限し、第2の出力制限手段が、トランスTR1の1次側または2次側で出力電流（出力電力）を制限するよう構成することができるが、これらのうち、第1の出力制限手段が、トランスTR1の2次側で出力電流（出力電力）を制限し、第2の出力制限手段が、トランスTR1の1次側または2次側で出力電流（出力電力）を制限するよう構成するのが好ましい。

【0077】なお、上記した第1の実施形態では、トランスの2次側に設けられる出力回路が3チャンネルの場合について説明したが、本発明はこれに限定されるものではなく、2チャンネル、あるいは4チャンネル以上とすることも可能である。

【0078】また、上記した第1の実施形態では、出力回路に過電流あるいは過電圧が発生した場合には、出力電流あるいは出力電圧を低減する例について説明したが、過電流あるいは過電圧が発生した際に、それぞれ、出力を停止させるような構成とすることも可能である。

【0079】ここで、上記した第1の値は、対応する出力回路が定常的（連続的）に出力可能な最大電力（最大出力電力）の、101～500%程度に設定されるのが好ましく、101～150%程度に設定されるのがより好ましい。

【0080】また、上記した第2の値は、対応する出力回路が定常的（連続的）に出力可能な最大電力（最大出力電力）の、106～600%程度に設定されるのが好ましく、106～200%程度に設定されるのがより好ましい。ただし、第1の値と第2の値が、逆転ないし同じになっても良い。

【0081】具体的には、第1の値の電流換算値および

(株) 01-268909 (P2001-Gn09)

第2の値の電流換算値は、それぞれ、例えば、100V A制限の場合には、下記表1に示すように設定することができ、250VA制限の場合には、下記表2に示すように設定することができる。

【0082】なお、下記表1および表2中の最大出力電流は、出力回路が定常的（連続的）に出力可能な最大電流（最大出力電流）である。前記最大出力電力は、出力

電圧と前記最大出力電流との積で表され、前記第1の値は、出力電圧と前記第1の値の電流換算値との積で表され、前記第2の値は、出力電圧と前記第2の値の電流換算値との積でそれぞれ表される。

【0083】

【表1】

表1 100VA制限テーブル

出力電圧 (V)	最大出力電流 (A)	min	max	第1の値の 電流換算値 (A)	min	max	第2の値の 電流換算値 (A)	min	max
1	50.0	42.6	57.5	65.0	55.3	74.8	85.0	72.3	100.0
2	25.0	21.3	28.8	32.5	27.6	37.4	42.5	36.1	50.0
3	16.7	14.2	19.2	21.7	18.4	24.9	28.3	24.1	33.3
5	10.0	8.5	11.5	13.0	11.1	15.0	17.0	14.5	20.0
9	5.6	4.7	6.4	7.2	6.1	8.3	9.4	8.0	11.1
12	4.2	3.5	4.8	5.4	4.6	6.2	7.1	6.0	8.3
15	3.3	2.8	3.8	4.3	3.7	5.0	5.7	4.8	6.7
18	2.8	2.4	3.2	3.6	3.1	4.2	4.7	4.0	5.6
24	2.1	1.8	2.4	2.7	2.3	3.1	3.5	3.0	4.2
36	1.4	1.2	1.6	1.8	1.5	2.1	2.4	2.0	2.8
48	1.0	0.9	1.2	1.4	1.2	1.6	1.8	1.5	2.1

【0084】

【表2】

表2 250VA制限テーブル

出力電圧 (V)	最大出力電流 (A)	min	max	第1の値の 電流換算値 (A)	min	max	第2の値の 電流換算値 (A)	min	max
1	125.0	106.3	143.8	162.5	138.1	188.9	212.6	180.6	250.0
2	62.5	53.1	71.9	81.2	69.1	93.4	106.3	90.3	125.0
3	41.7	35.4	47.9	54.2	46.0	62.3	70.8	60.2	83.3
5	25.0	21.3	28.8	32.5	27.6	37.4	42.5	36.1	50.0
9	13.9	11.8	16.0	18.1	15.3	20.8	23.6	20.1	27.8
12	10.4	8.9	12.0	13.5	11.5	15.6	17.7	15.1	20.8
15	8.3	7.1	9.6	10.8	9.2	12.5	14.2	12.0	16.7
18	6.9	5.9	8.0	9.0	7.7	10.4	11.8	10.0	13.9
24	5.2	4.4	6.0	6.8	5.8	7.8	8.9	7.5	10.4
36	3.5	3.0	4.0	4.5	3.8	5.2	5.9	5.0	6.9
48	2.6	2.2	3.0	3.4	2.9	3.9	4.4	3.8	5.2

【0085】次に、第2の実施形態にかかる多出力電源装置を説明する。図2は、本発明の第2の実施形態にかかる多出力電源装置の構成を示す回路図である。

【0086】同図に示すように、多出力電源装置31は、トランスTR11と、該トランスTR11の1次側コイルL11に接続される入力回路32と、トランスTR11の3系統の2次側コイルL12、L13、L14に接続される3チャンネルの出力回路33～35とで構成されており、前記した第1の実施形態と同様に、入力回路2に接続された交流電源E11から供給される交流電圧を変圧、整流、平滑化して、3チャンネルの各出力回路33～35から、それぞれ独立し、かつ所望の安定した直流電圧（電力）を出力するように動作する。

【0087】入力回路32は、図1に示した入力回路2と同一構成を有しており、交流電源E11より出力される交流電圧を整流、平滑化する整流平滑回路36と、ス

イッチング用のMOS-FET（スイッチング手段）37と、過電流検出器38と、PWM制御回路39とで構成されている。

【0088】出力回路33は、トランスTR11の2次側コイルL12に接続されるマグアンプ41と、該マグアンプ41の後段側に設置される整流平滑回路（整流手段）40と、該出力回路33の出力端子33a、33b間に発生する電圧を検出する出力電圧検出器42と、この出力電圧が過電圧となった際にこれを検出する過電圧検出器43と、を具備している。更に、この出力回路33は、該出力回路33に流れる電流を検出する2系統の電流検出器44、45（第1の検出部44、第2の検出部45）と、出力電圧検出器42で検出される電圧値が所望の出力電圧となるようにマグアンプ41の飽和、非飽和を制御する制御回路46と、一方の電流検出器44で過電流の発生が検出された際に、マグアンプ41の飽



(図1) 01-268909 (P2001—裡)

和、非飽和を制御することにより出力電流（出力電力）を低減させるように制御する制御回路47と、他方の電流検出器45で過電流の発生が検出された際に、マグアンプ41の飽和、非飽和を制御することにより出力電流（出力電力）を低減するように制御する制御回路48とを具備している。

【0089】また、過電圧検出器43の出力信号は、フォトカプラPC11を介してPWM制御回路39に出力されるようになっている。なお、他の2系統の出力回路34、35は、出力回路33と同一構成であるので、出力回路34については各構成要素にサフィックス「-1」を付し、出力回路35についてはサフィックス「-2」を付してその構成説明を省略する。また、過電圧検出器43-1、43-2とPWM制御回路39との間には、フォトカプラPC12、PC13が介置されている。

【0090】次に、多出力電源装置31の作用（動作）について説明する。図2に示すMOS-FET37は、PWM制御回路39より出力されるパルス信号によりオン、オフが切り換えられるので、整流平滑回路36より出力される直流電圧は、パルスの電圧信号となってトランスTR11の1次側コイルL11に印加される。これにより、各2次側コイルL12～L14には、巻線比に応じた交流電圧が発生する。出力回路33の2次側コイルL12に発生する交流電圧は整流平滑回路40により整流された後、出力端子33a、33bに接続される負荷側回路（機器）（図示省略）に供給される。

【0091】ここで、出力回路33の出力電流が過電流となった場合には、2系統の電流検出器44、45により過電流の発生が検出され、この検出信号は制御回路47、48に供給される。そして、該制御回路47、48のうちの一方の制御下で、マグアンプ41の飽和、非飽和を制御して出力回路33に流れる電流を制限する。これにより、第1の実施形態と同様に、回路の焼損、破損等のトラブルの発生を未然に防止することができる。また、第1の実施形態と同様に2系統の電流検出器44、45、制御回路47、48のうち、一方の系統が故障した場合においても、他方の系統の電流検出器、制御回路の動作によって確実に過電流を阻止することができる。

【0092】また、出力回路33に過電圧が発生した場合には、該過電圧の発生が過電圧検出器43により検出され、この検出信号はフォトカプラPC11を介してPWM制御回路39にフィードバックされるので、該PWM制御回路39では、出力するパルス信号のデューティ比を低減させることにより、出力電圧を低下させ、過電圧を回避することができる。

【0093】さらに、出力回路の出力電圧が変動した場合には、出力電圧検出器42によりこれが検出され、制御回路46によりマグアンプ41の飽和、非飽和を制御して出力電圧を一定とすべき制御が行われる。

【0094】このようにして、第2の実施形態にかかる

多出力電源装置31においては、上記した第1の実施形態と同様に、出力回路33～35に、それぞれ2系統の電流検出器44、45、制御回路47、48を設置し、いずれか一方の系統の過電流検出信号に基づいて、出力回路33～35に流れる電流（出力電力）を制限するように構成されているので、たとえ一方の系統の電流検出器、制御回路が故障した場合でも確実に過電流を阻止することができ、出力回路33～35の回路パターンや該出力回路33～35に接続される負荷側回路を焼損、破損する等のトラブルを回避することができる。

【0095】以上、本発明の多出力電源装置を図示の各実施形態に基づいて説明したが、本発明はこれらに限定されるものではなく、各部の構成は、同様の機能を有する任意の構成のものに置換することができる。

【0096】例えば、上記した各実施形態では、2系統の電流検出器および過電流保護回路等を用いて、出力回路に流れる過電流の発生を検出し、それを阻止する構成としたが、本発明はこれに限定されるものではなく、種々の変形が可能である。

【0097】例えば、第1の出力制限手段および第2の出力制限手段は、それぞれ、過電流保護回路、過電流保護の機能を有する過電圧保護回路、過熱保護回路、サーミスタ（例えば、PTCサーミスタ）、ボジスタ、ヒューズ、3端子レギュレータ（例えば、過電流保護回路を具備した3端子レギュレータ）、サーキットプロテクタ、リレー、ヒューズ抵抗および温度ヒューズ抵抗よりなる群から選択された少なくとも1つを有するものとするることができる。

【0098】また、第1の出力制限手段と第2の出力制限手段は、同種類のものでも良く、また、異なる種類のものでも良い。

【0099】図3（a）～（f）は、出力制限手段の変形例の構成を示す回路図である。同図（a）は、一方の出力制限手段の検出部を電流検出器61で構成し、他方の出力制限手段をヒューズ62で構成した例を示す。

【0100】同図（b）は、一方の出力制限手段の検出部を電流検出器61で構成し、他方の出力制限手段をサーミスタ63または図示しないボジスタで構成した例を示す。

【0101】同図（c）は、一方の出力制限手段の検出部を電流検出器61で構成し、他方の出力制限手段を過電流保護回路を具備した3端子レギュレータ64で構成した例を示す。この場合は、電流検出器61側で設定する電流値（電力値）よりも3端子レギュレータ64側で設定する電流値（電力値）を小さく設定するのが好ましい。

【0102】同図（d）は、一方の出力制限手段の検出部を電流検出器61で構成し、他方の出力制限手段をサーキットプロテクタ65または図示しないブレーカで構成した例を示す。

(表2) 101-268909 (P2001-SIQ09)

【0103】同図(e)は、一方の出力制限手段の検出部を電流検出器61で構成し、他方の出力制限手段をヒューズ抵抗66で構成した例を示す。

【0104】同図(f)は、一方の出力制限手段の検出部を電流検出器61で構成し、他方の出力制限手段を温度ヒューズ抵抗67で構成した例を示す。

【0105】そして、上記した図3(a)～(f)のような構成としても、2重の出力電力制限機能が発揮されるので、確実に出力電力(出力電流)を所定値に制限することができる。

【0106】なお、上記した各実施形態では、スイッチング方式の多出力電源装置について説明したが、本発明はこれに限定されるものではなく、例えば、ドロップ方式等の多出力電源装置にも適用することができる。

【0107】また、上記した各実施形態では、トランスTR1、TR11の2次側に接続される各出力回路が全て2系統の出力制限手段(第1の出力制限手段、第2の出力制限手段)を具備する例について説明したが、本発明はこれに限定されるものではなく、少なくとも1つの出力回路に2系統の出力制限手段(同じ種類であるか、異なる種類であるかは問わない)の検出部を具備する構成であれば良い。

【0108】

【発明の効果】以上説明したように、本発明の多出力電源装置によれば、第1の出力制限手段および第2の出力制限手段を有しているので、多出力電源装置自体およびその出力回路に接続された負荷側の回路(機器)を確実に保護することができる。すなわち、多出力電源装置の信頼性が格段に向上するとともに、安全性が格段に向上する。

【0109】また、1つのチャンネルの出力回路に電力が集中しても、多出力電源装置自体を確実に保護することができるので、1つのチャンネルの出力回路に電力が集中した場合を想定した部品容量とする必要がないので、装置の小型化やコストダウンを図ることができる。

【0110】また、1つのチャンネルの出力回路に電力が集中しても、負荷側の回路を確実に保護することができるので、負荷側の回路の部品点数の削減、小型化およびコストダウンを図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態にかかる多出力電源装置の構成を示す回路図である。

【図2】本発明の第2の実施形態にかかる多出力電源装置の構成を示す回路図である。

【図3】出力制限手段の変形例の構成を示す回路図である。

【図4】従来における多出力電源装置の構成を示す回路図である。

【符号の説明】

1 多出力電源装置

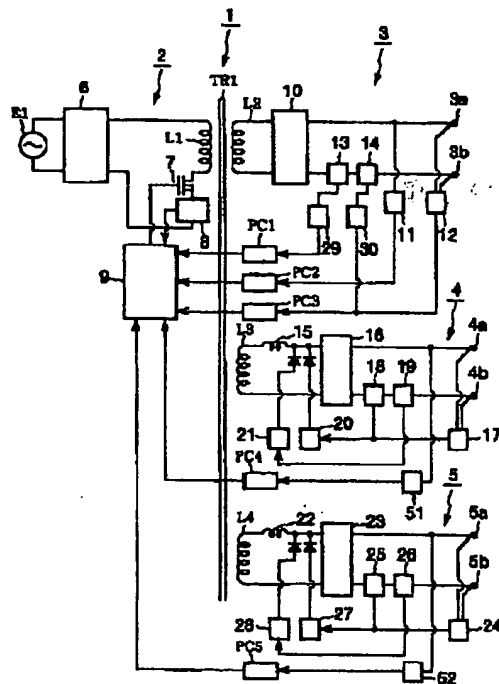
2 入力回路  
3～5 出力回路  
3a, 3b, 4a, 4b, 5a, 5b 出力端子  
6 整流平滑回路  
7 MOS-FET  
8 過電流検出器  
9 PWM制御回路  
10 整流平滑回路  
11 過電圧検出器  
12 出力電圧検出器  
13, 14 電流検出器  
15, 22 マグアンプ  
16, 23 整流平滑回路  
17, 24 出力電圧検出器  
18, 19, 25, 26 電流検出器  
20, 21, 27, 28 制御回路  
29, 30 過電流保護回路  
31 多出力電源装置  
32 入力回路  
33～35 出力回路  
33a, 33b 出力端子  
36 整流平滑回路  
37 MOS-FET  
38 過電流検出器  
39 PWM制御回路  
40 整流平滑回路  
41 マグアンプ  
42 出力電圧検出器  
43 過電圧検出器  
44, 45 電流検出器  
46～48 制御回路  
51, 52 過電圧検出器  
61 電流検出器  
62 ヒューズ  
63 サーミスタ  
64 3端子レギュレータ  
65 サーキットプロテクタ  
66 ヒューズ抵抗  
67 温度ヒューズ抵抗  
E1, E11 交流電源  
TR1, TR11 トランス  
L1 1次側コイル  
L2～L4 2次側コイル  
PC1～PC5, PC11～PC13 フォトカプラ  
101 多出力電源装置  
102 入力回路  
103～105 出力回路  
103a, 103b, 104a, 104b, 105a, 105b 出力端子  
106 整流平滑回路

(図3) 01-268909 (P2001-晩,-09

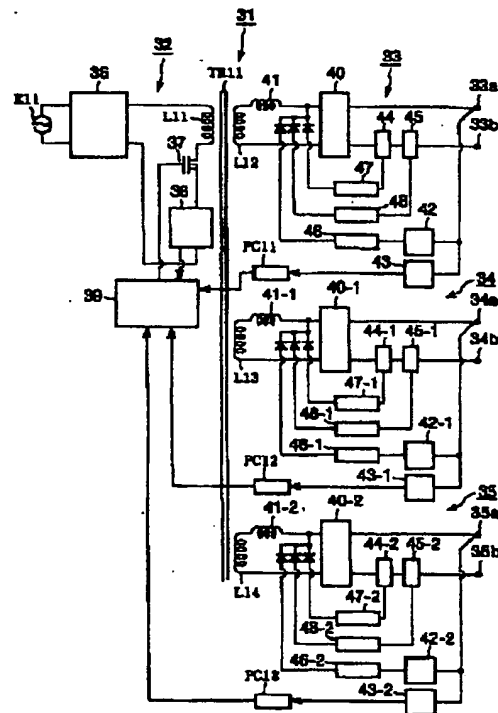
107 MOS-FET  
 108 過電流検出器  
 109 PWM制御回路  
 110 整流平滑回路  
 111 過電圧検出器  
 112 出力電圧検出器  
 113 マグアンプ  
 114 整流平滑回路  
 115 出力電圧検出器

116 マグアンプ  
 117 整流平滑回路  
 118 出力電圧検出器  
 121~123 過電流検出器  
 E101 交流電源  
 TR101 トランス  
 L101 1次側コイル  
 L102~L104 2次側コイル  
 PC101, PC102 フォトカプラ

【図1】

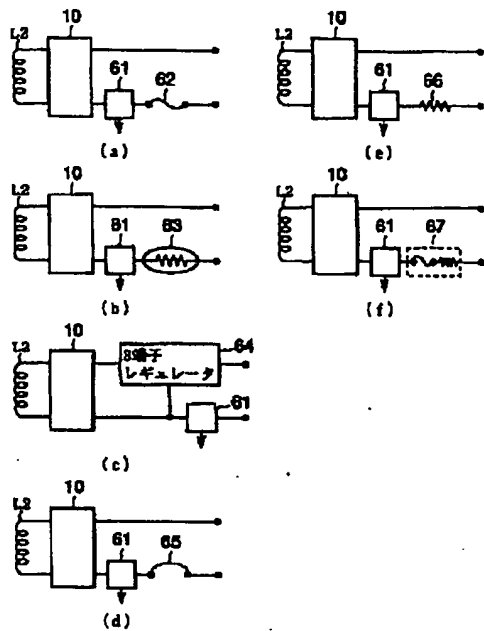


【図2】

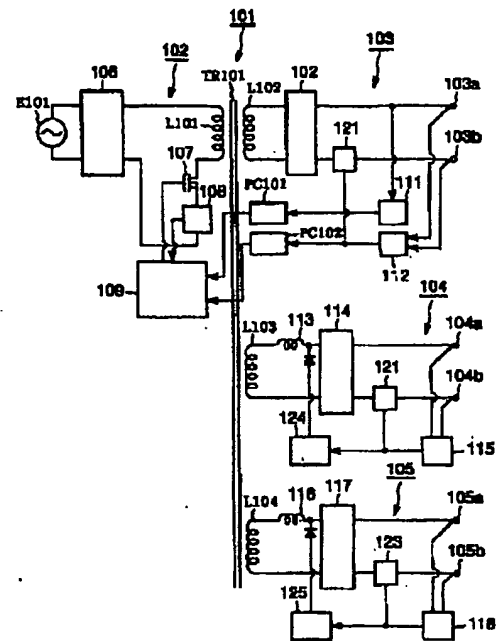


(表4) 101-268909 (P2001-B)09

【図3】



【図4】



フロントページの続き

Fターム(参考) 5H730 AA15 AA20 AS01 BB23 BB43  
 BB57 CC01 DD04 EE02 EE45  
 EE53 EE73 FD01 FD31 FD41  
 FF19 FG05 XX03 XX12 XX15  
 XX19

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☒ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**